

Zuwendungsempfänger: Finisar Germany GmbH (ehemals u2t Photonics AG)	Förderkennzeichen: 16BP1110
Vorhabenbezeichnung: Verbundprojekt: Hochlinearer Optischer Empfänger für digitale 400 Gb/s Systeme Teilvorhaben: Modulgehäusetechnologie und Integration	
Laufzeit des Vorhabens: 01.07.2011 – 30.06.2014	
Berichtszeitraum: 01.07.2011 – 30.06.2014	

Inhalt

1.	Kurze Darstellung.....	3
1.1.	Aufgabenstellung	3
1.2.	Voraussetzungen unter denen das Vorhaben durchgeführt wurde.....	3
1.3.	Planung und Ablauf des Vorhabens.....	4
1.4.	Wissenschaftlicher und technischer Stand zu Beginn	4
1.5.	Zusammenarbeit mit anderen Stellen	6
2.	Eingehende Darstellung des Vorhabens	6
2.1.	AP1 - Spezifikationen	7
2.1.1.	TIA Spezifikation	7
2.1.2.	Dioden Spezifikation	9
2.2.	AP4 – 64G Gehäuse- und Aufbautechnologie	11
2.2.1.	Optimierung TIA-Diode Übergang	11
2.2.2.	Gehäusetechnologie	13
2.2.2.1.	Modulumbauten	14
2.2.2.2.	HF-Keramik.....	15
2.3.	AP5 – Modulaufbauten und Charakterisierung	16
2.3.1.	32G Aufbau	16
2.3.2.	64G Aufbauten.....	21
2.3.2.1.	LCA Messungen.....	22
2.3.2.1.	Heterodyne Messung.....	25
2.3.2.2.	Systemmessung 64G Modul	27
3.	Erläuterung der wichtigsten Positionen des zahlenmäßigen Nachweises	30
4.	Notwendigkeit und Angemessenheit der geleisteten Arbeit	31
5.	Verwertbarkeit der Ergebnisse und absehbarer Nutzen	31
6.	Vorhabens-relevante Fortschritte bei anderen Institutionen	Fehler! Textmarke nicht definiert.

1. Kurze Darstellung

1.1. Aufgabenstellung

Das Ziel des Projektes HiLight war die Entwicklung eines optischen Empfängermoduls für zukünftige optische Übertragungssysteme umzusetzen. Dafür war die Entwicklung eines optischen Empfangsmoduls für 400 Gbit/s Nutzdatenübertragung vorgesehen, welches DP-QAM16 bei 50/64 GBaud (Nutzdatenrate/mit forward error correction (FEC) overhead) elektrischer Schnittstelle unterstützt. Um dies zu erreichen, ergeben sich hohe Anforderungen an die Komponenten in Bezug auf Linearität, Dynamik und Bandbreite, zusammen mit kleiner Baugröße. Diese Anforderungen wurden durch folgende Technologien und Konzepte erfüllt, die Schlüsselinnovationen im Projekt darstellen:

- eine neue monolithisch integrierte opto-elektronische Komponente mit integrierter Photodiode
- neue Schaltungskonzepte für einen hochlinearen, schnellen Transimpedanzverstärker mit großem Dynamikbereich,
- eine neue, industriell-einsetzbare Modulgehäusetechnologie inkl. Aufbautechnik und Keramiken.

Details werden in den Zwischenberichten und in diesem Abschlussbericht behandelt.

1.2. Voraussetzungen unter denen das Vorhaben durchgeführt wurde

u2t/Finisar besitzt langjährige Kompetenz und Erfahrung im Aufbau und Packaging hochfrequenter optischer Empfängerschaltungen. Seit der Gründung im Jahr 1998 sind in Zusammenarbeit mit großen Industriepartnern optische Empfänger mit komplexen optischen Modulationsverfahren und hohen elektrischen Grenzfrequenzen entwickelt worden. Des Weiteren wurde in den letzten Jahren auch die Kompetenz der benötigten Anforderungen an die Subkomponenten erarbeitet, die für einen Einsatz im System relevant sind.

Die von den Kooperationspartnern im Rahmen dieses Projektes entwickelten Subkomponenten wurden in den Modulen von u2t/Finisar verifiziert. Beispielsweise ist das HF Verhalten eines Transimpedanzverstärkers sehr stark vom Aufbaukonzept abhängig. Die Messung in einem realen Aufbau war daher essentiell um die Neuerungen bewerten zu können und gegebenenfalls in Simulationen nicht zu erkennende Probleme zu lokalisieren und in einer Iterationsschleife zu beheben.

Um die elektrischen Signale bei bis zu 64 GBaud nicht durch den Aufbau und das Package zu begrenzen, wurde neben der Entwicklung des TIA's und der optischen/elektrooptischen Komponenten ein Aufbau der Subkomponenten in einem Gehäuse mit entsprechender Aufbautechnologie mit sehr guten hochfrequenten Eigenschaften realisiert. Die Ausgangssignale des TIA's werden somit geringstmöglich durch das Gehäuse in ihrer Bandbreite und Signalgüte begrenzt.

Arbeitsziele

- Ein geeigneter Aufbau und Gehäusetechnologie / Verbindungstechnologie mit einer Verdopplung der Bandbreite sollte entwickelt werden.
- Charakterisierung der Einzelkomponenten auf Modulebene

- Zum Projektabschluss ist ein neu entwickeltes Modul mit den neuen Subkomponenten aufgebaut, gemessen und bewertet worden.

1.3. Planung und Ablauf des Vorhabens

Das Kooperationsprojekt besteht aus 6 Arbeitspaketen (APs), wobei AP0 die Projektleitung beinhaltet. In AP1 wurden zu Beginn des Projekts die Eigenschaften der Komponenten detailliert spezifiziert. AP1 setzt zudem die technischen Ziele des Projekts und sichert die Kompatibilität der von den verschiedenen Partnern entwickelten Komponenten ab. Die reinen Forschungsaktivitäten der Partner finden in AP2, AP3 und AP4 statt, in denen die optischen und elektrischen Komponenten (TIA) und die Modultechnologie entwickelt wurden. In AP5 wurden die Teilkomponenten in allen Permutationen zusammengefügt und die Einzel- sowie die Gesamtpformance evaluiert. u2t liefert in AP5 die Grundlage zur Evaluierung, Optimierung und den Nachweis der Einsetzbarkeit für die Teilentwicklungen und liefert damit notwendiges Feedback für die nächste Iterationsschleife in den Arbeitspaketen 2, 3 und 4.

AP4 beinhaltet die Entwicklung eines Gehäuses und der Aufbautechnik, das eine Anwendung bei 64 Gbaud serieller elektrischer Datenübertragung ermöglicht. Im Gehäuse und dem Aufbau wurden mehrere grundlegende Überlegungen angestellt, die im Zusammenspiel der Einzelkomponenten und der Durchführung der höchstfrequenten Leitungen durch das Gehäuse von Bedeutung sind, ohne dabei die zu erzielende Bandbreite zu beeinflussen. Zum einen musste eine sehr gute HF-Masseanbindung bei hohen Frequenzen zwischen Kathode der Diode und der Masse des IC's gewährleistet werden. Dies kann entweder durch eine monolithische Integration des Versorgungsspannungsfilters auf der Diode oder eine Vorspannung der Diode über den IC erreicht werden. In beiden Fällen muss der Übergang zwischen beiden Punkten so kurz wie möglich ausfallen. Aus diesem Grund musste beispielsweise darüber nachgedacht werden wie beide IC's auf eine Höhe und möglichst nahe aneinander gebracht werden können. Das Pad Layout wurde für die erarbeitete Lösung auf beiden Komponenten dem Aufbaukonzept angepasst werden. Gleiches gilt für die Ausgangspads des TIA's. Diese müssen die Konstellation der geeigneten HF-Leitung auf der Keramik oder dem PCB wieder spiegeln. Die optimale Lösung der Höhen- und Längenanpassung zur Reduktion des Übersprechens zwischen den Ausgängen und der Signalsstruktur (GSGSG, GSSG) wurde verifiziert und im Layout der Keramik/ PCB und TIA in Übereinstimmung gebracht. Ebenfalls wurde eine nahezu perfekte externe Masseanbindung der Ausgangs- und der Eingangsstufe des TIA's und der Kathode der Diode realisiert.

Die Durchführung der Signale durch die Gehäusewand stellte eine große Herausforderung dar. Auch hier wurde auf Übersprechen und Bandbreite geachtet. Um Systemmessungen und die Erreichbarkeit eines 400Gbaud Moduls zu verifizieren mit den gegebenen Komponenten wurde ein Aufbau im Gehäuse mit GPPO Steckern realisiert und gemessen.

1.4. Wissenschaftlicher und technischer Stand zu Beginn

Aufgrund der immer größer werdenden Datenmengen, die Internet- und auch Telekommunikationsanwendungen hervorrufen, steigt der Bedarf nach höheren Datenraten im Weitverkehrsbereich stetig an. Derzeit wird die Umstellung im kostengünstigen Massenmarkt von 10 Gbit/s auf 40 Gbit/s vollzogen um diesen Bedarf zu decken. Im Telekombereich wurden gerade Module mit DP-QPSK Modulation und 100 Gbit/s Nutzdatenrate zum Standard.

Der Ausbau hin zu höheren Datenraten bedingt den Einsatz höherwertiger Modulationsverfahren, da die bisher verwendete binäre Amplitudenmodulation (On-Off Keying, OOK) bei 40 Gbit/s spektral zu breit ist, um das etablierte ITU 50 GHz DWDM Kanalaraster effektiv zu nutzen. Um die spektrale Effizienz zu erhöhen und damit auch die Kosten pro übertragenes Bit zu verringern, werden Modulationstechniken wie z.B. Quadraturphasenmodulation (QPSK) eingesetzt. Im Gegensatz zum OOK werden bei QPSK pro Symbol zwei Bit übertragen. Dadurch kann entweder die doppelte Bitrate bei gleicher Symbolrate (Baudrate) übertragen werden, oder aber durch Herabsetzen der Symbolrate die gleiche Bitrate mit „langsameren“ Komponenten erreicht und mit kleineren Kanalabständen übertragen werden. Fügt man zusätzlich noch Polarisationsmultiplexing (dual polarization) ein, kann die Datenrate bei Benutzung derselben Komponenten verdoppelt werden. Hierbei werden auf die beiden Polarisationsrichtungen unterschiedliche Datenströme moduliert.

In Abbildung 1 ist ein Blockschaltbild eines dual-polarization (DP) QPSK Empfängers dargestellt. Vor dem eigentlichen Empfängermodul befinden sich ein Polarisations-Beam-Splitter (PBS) und ein Beam-Splitter (BS). Der PBS teilt das einkommende Datensignal auf der ersten Faser in die beiden Signalanteile SIG_x und SIG_y und dementsprechend der BS den Local Oscillator auf der zweiten Faser in die insgesamt vier dargestellten Eingangssignale. Diese einkommenden Signale werden anschließend in den 90° Hybriden gemischt, um die QPSK Demodulation zu ermöglichen. Nach den beiden 90° Hybriden gibt es insgesamt acht optische Signale, von denen jeweils zwei auf eine „differential balanced“ Empfängerschaltung mit dual Photodiode geführt werden.

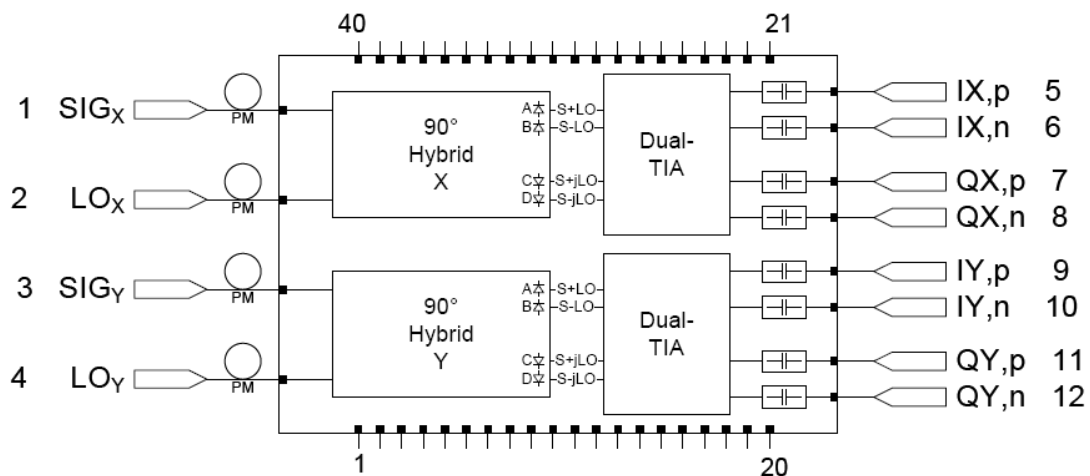


Abbildung 1: Blockschaltbild eines DP-QPSK kohärenter Empfänger

Zu Beginn des Projektes standen opto-elektrische Komponenten nur für Datenraten von 32 Gbaud zur Verfügung. Dies erlaubte den Modulaufbau für maximal 4x32 Gbit/s mit resultierenden 100 Gbit/s Nutzdatenrate zuzüglich FEC overhead). Die eingesetzten Photodioden stammen vom Verbundpartner HHI und wurden im Rahmen dieses Projektes weiterentwickelt. Um das gesetzte Ziel einer Nutzdatenrate von 400 Gbit/s zu erreichen, wurde die elektrische Bandbreite deutlich erhöht (sowohl der Einzelkomponenten, als auch des Aufbaus). Zum Erreichen einer Übertragung mit QAM-16 Modulationsverfahren wurde der Hybrid in seinen wesentlichen Eigenschaften hinsichtlich des Phasenfehlers, des Übersprechens und der optischen Dämpfung verbessert.

Auf der Seite des TIA gab es zu Beginn des Projektes keinen europäischen Hersteller für 32 Gbaud Anwendungen. Daher wurde mit dem Verbundpartner IHP ein IC mit neuartigem Konzept entwickelt, der die

hohen Anforderungen an die Bandbreite, Linearität und das Eingangsrauschen bei einer QAM16 Modulation und gleichzeitiger deutlicher Erhöhung der Grenzfrequenz gewährleistet. Ein Zwischenschritt und Grundlage hierzu war die Entwicklung eines TIA's mit vergleichbaren Eigenschaften wie der damals einzige am Markt eingesetzte TIA.

Desweiteren besaßen zu Projektbeginn eingesetzte Modulaufbaute und Gehäuse eine maximale Grenzfrequenz von etwa 25 GHz. Um die entwickelten Subkomponenten messen, testen und einsetzen zu können, wurde daher in diesem Teilvorhaben ein neues Aufbaukonzept entworfen, gefertigt und vermessen. Dieses neue Gehäusekonzept wurde am Ende des Projektes für Systemmessungen bei verdoppelter elektrischer Bandbreite eingesetzt.

1.5. Zusammenarbeit mit anderen Stellen

Im Rahmen des Projektes wurde mit dem Heinrich-Hertz Institut bei der Entwicklung des Hybriden und dem Institute for High Performance (IHP) in Frankfurt/Oder bei der Entwicklung der 32G und 64G TIA Varianten zusammen gearbeitet.

2. Eingehende Darstellung des Vorhabens

Dieser Abschlussbericht zum Verbundprojekt HiLight beinhaltet eine Übersicht der Ergebnisse zu allen Arbeitspaketen, inklusive MS5.4, der die erstmalige Zusammenführung aller neu entwickelten Komponenten zur Übertragung von Signalen bis zu 64G/Kanal anstelle der bisher möglichen 32G vorsah. Wenn im Folgenden von 32G und 64G gesprochen wird, ist damit die elektrische Datenrate pro differentiellen TIA Ausgangskanal gemeint.

Basierend auf den Ergebnissen der MS5.1 bis 5.3 und den daraus folgenden Optimierungsschritten konnten für MS5.4 zwei Module mit 64G Gehäusetechnologie der ersten und zweiten Version des 64G TIA's und zusammen mit dem neuen 64G Hybrid aufgebaut, gemessen und bewertet werden. Der Modulauf- bzw. umbau wird in Kapitel 2.2.2 und die Ergebnisse der Messungen in Kapitel 2.3.2 gezeigt. Der Modulaufbau war die erste Zusammenführung aller neu entwickelten Komponenten mit einem sehr hohen Risiko, dass die anvisierte Bandbreite nicht erreicht werden kann oder eine Schwingneigung erkennbar ist. Dieses Risiko wurde im Vorfeld durch zahlreiche Simulationen, Optimierungen, Einzelmessungen der zu verschiedenen Zeitpunkten vorhandenen Komponenten und dem Austausch dieser Ergebnisse zwischen den Partnern minimiert. Gerade die erstmalige Messung mit der noch komplett unbekannten und neuen Schlüsselkomponente TIA barg ein nicht unerhebliches Risiko für das Erreichen von MS5.4. Aufgrund der zahlreichen Vorarbeiten gelang es auf Anhieb bessere Ergebnisse bei der Datenübertragung zu erzielen, als dies mit dem „state-of-the-art“ Modulen möglich ist. Die Performance des Referenz-TIA's ist wie im Folgenden zu sehen sein wird bis heute von keinem anderen Hersteller erreicht worden, wobei es dennoch mittlerweile ein weiterer TIA in der Systemanwendung gibt.

Für MS5.3, der in M31 erreicht wurde, sind in diesem Bericht die Ergebnisse der 6./7. Version des 32G TIA's in Kapitel 2.3.1 neu gezeigt. Diese TIA's bieten prinzipiell alle geforderten DC-Funktionalitäten und erreichen die gewünschten Werte der Spezifikation die für die Systemperformance wichtig sind.

2.1. AP1 - Spezifikationen

In AP1 wurde eine detaillierte Spezifikation des 32G TIA's und der Diode erstellt. Dies erfolgte in Absprache mit unseren Kunden um eine möglichst gute Kompatibilität und Performance im System sicher zu stellen.

2.1.1. TIA Spezifikation

In der folgenden Tabelle sind die wichtigsten Punkte der Spezifikation aufgeführt. Die Parameter garantieren eine volle Funktionalität und gute Performance im System.

deren Entwicklungsarbeit bereits einige Iterationen durchlaufen hat, ist es noch keinem dieser Hersteller gelungen als second source für alle Anwendungen qualifiziert zu werden.

Aus diesem Grund wurde der Schaltungsentwurf eines 32G TIA's nach o.g. Parametern vorangestellt. Auf Basis der dort gemachten Erfahrung wurde die Bandbreite für den 64G TIA adaptiert und einige Parameter wie etwa Rauschen leicht entspannt.

Zur Erhöhung der Datenrate wird erwartet, dass aus Systemsicht ein etwas reduzierter Arbeitsbereich in den verwendeten optischen Eingangsleistungen notwendig ist. Die Einschränkung besteht mithin in einer etwas erhöhten Local Oscillator Leistung bzw. Signalleistung. Diese ist leicht zu generieren mit einem teureren Laser bzw. vorgeschaltetem EDFA. Der momentan verwendete Dynamikbereich liegt bei >25dB, lag aber zu Beginn der kohärenten Empfänger deutlich niedriger. Daher ist eine Reduktion des Arbeitsbereiches durch die Systemhersteller sehr wahrscheinlich. Es ist nicht zu erwarten, dass die in 100G Systemen erreichte Performance auch in 400G über den momentanen gesamten Arbeitsbereich technisch erreichbar ist.

2.1.2. Dioden Spezifikation

In diesem Abschnitt wird die von U2T/Finisar spezifizierte neue Padstruktur für die Diode beschrieben, die sowohl die HF-Eigenschaften, als auch die Größe des Chips deutlich reduziert. Die unten stehende Tabelle zeigt die erreichte Reduktion der Chipgröße.

Diode	Länge	Breite	Fläche
Altes Design	5700µm	1300µm	7,41mm ²
HiLight Design	4700µm	1050µm	4,930mm ²

Auf diese Weise ist der Aufbau eines kostensparenden, verbesserten und breitbandigeren Empfängers an der optischen Schnittstelle ermöglicht worden. Die Diodengröße konnte um 33% verringert werden.

In Abbildung 2 ist zudem die spezifizierte Padstruktur auf der Diode zu erkennen. Im aktuellen Standardprodukt ist noch eine GSSG Struktur vorhanden und das RC-Filter auf dem Hybriden integriert. Dies hat einige Nachteile wie Prozesssicherheit und Größenrestriktionen des Hybriden, sowie in den erreichbaren Kapazitätswerten. Diese werden durch die Integration in den TIA behoben. Der Hybrid kann verkleinert werden und die Prozesssicherheit wird deutlich erhöht. Gleichzeitig reduziert ein zu kleiner Kapazitätswert auch die erreichbare Bandbreite. Durch die Verlagerung in den TIA kann dieser Wert erhöht werden und damit auch die erreichbare Bandbreite.

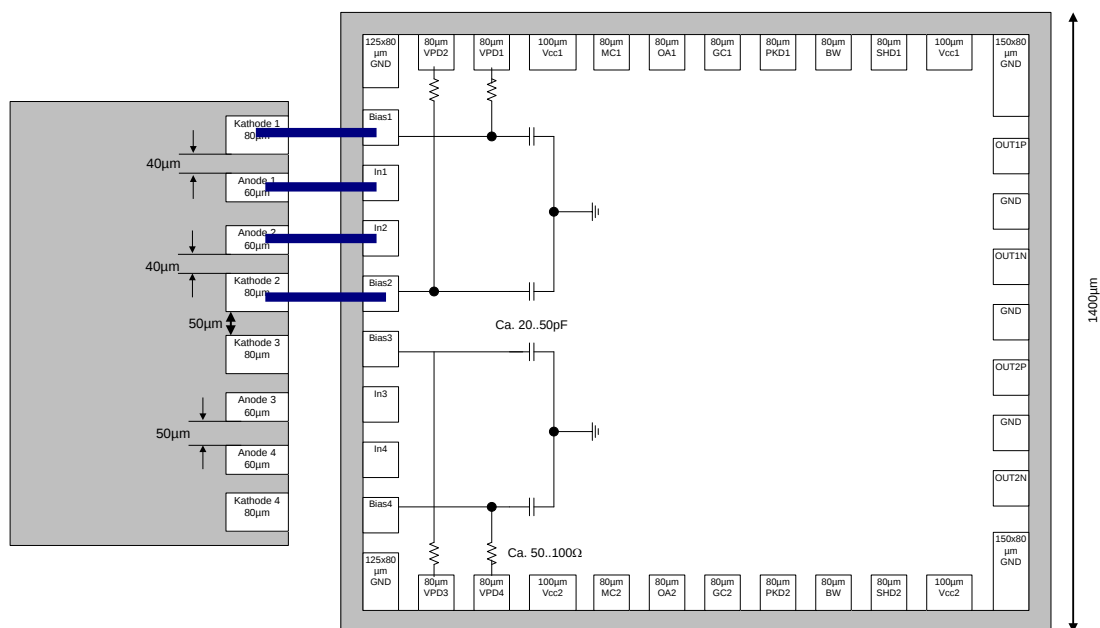


Abbildung 2: Neuartige Padstruktur zwischen TIA und Diode, sowie Filternetzwerk im TIA integriert

Die

GSSG Struktur bietet einen weiteren Vorteil, da das Signal in der Anwendung echt differentiell ist und eine differentielle Führung zwischen den Bonddrähten beim Übergang von Diode zu TIA höhere Bandbreiten erreichbar werden lässt. Dies wird in Kapitel 2.2 genauer beschrieben.

Weitere Angaben zur Spezifikation der Diode finden sich im Bericht des Partners HHI.

2.2. AP4 – 64G Gehäuse- und Aufbautechnologie

In AP4 wurden mehrere Punkte angegangen. Zum einen wurde der Übergang zwischen TIA und Diode optimiert und zum anderen ein Gehäuse mit 67G-GPPO anstelle koplanarer Durchführungen ausgesucht. Jede dieser Maßnahmen für sich erhöht die erreichbare Bandbreite im Vergleich zu unserem Standardprodukt, bei dem eine Begrenzung auf annähernd etwas weniger als 30GHz gegeben ist.

Für das neue Gehäuse musste zudem eine neue HF-Keramik für den Anschluss der TIA Ausgänge entwickelt werden.

2.2.1. Optimierung TIA-Diode Übergang

In Abbildung 3 ist das Simulationsmodell für den 32G TIA mit der neuartigen GSSG Struktur (links) und das erweiterte Simulationsmodell für den 64G TIA (rechts) zu sehen. Diese Simulationen waren notwendig um dem Kooperationspartner IHP die Gesamtsimulation aus Diode + Übergang + TIA Eingang möglichst realitätsnah bis 80GHz zu ermöglichen. Diese Schnittstelle ist kritisch für den gesamten Frequenzverlauf. Die Diode stellt eine Stromquelle dar, die über die Bonddrahtinduktivität eine niederohmige, kapazitive Last treibt. Diese Konstellation ist sehr instabil und neigt zum Schwingen. Daher haben die Bonddrahtinduktivität, das Ersatzschaltbild der Diode und die Eingangsimpedanz einen enormen Einfluss. Das Ersatzschaltbild der Diode wurde dem IHP ebenfalls zur Verfügung gestellt.

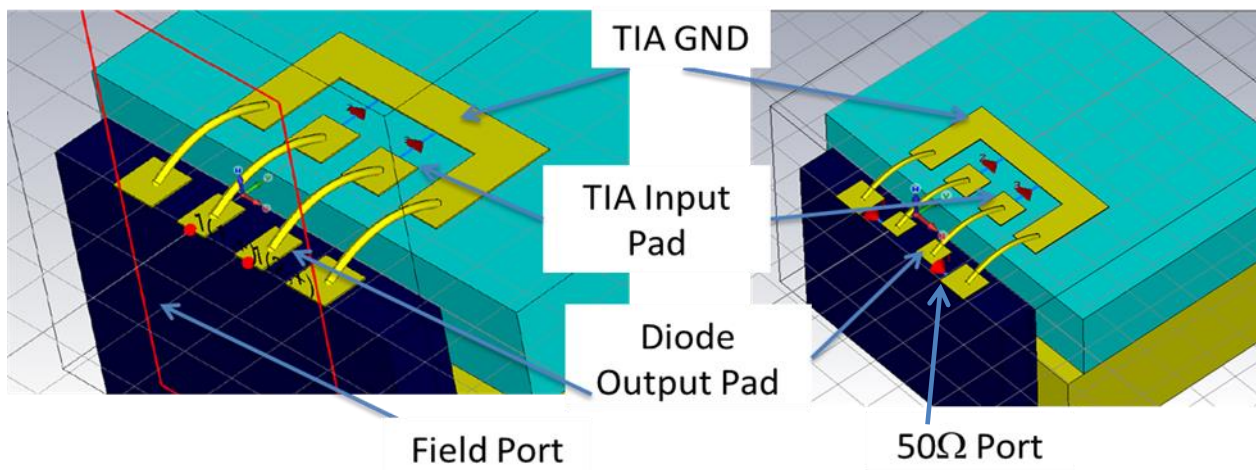


Abbildung 3: Altes Simulationsmodell bis 60GHz mit Field Port (links) und neues Simulationsmodell bis 80GHz mit 50Ω Port (rechts)

Die Unterschiede in den beiden Modellen liegen im Ersatz des optimalen „Field Port“ der Diodenanregung durch zwei diskrete Ports. Dies entspricht genauer der realen Anregung und führt zu einer besseren Einbindung des Simulationsergebnisses in die Cadence Design Environment am IHP.

Ebenfalls geändert wurden die Materialkonstanten in der 80GHz Simulation, sowie eine Erweiterung des Frequenzbereichs. Beides bedeutete einen Simulationszeitanstieg von ca. 40%.

Mit Hilfe der 3D-Feldsimulation wurde eine Untersuchung und Abschätzung der theoretisch erreichbaren Verbesserungen durchgeführt. In der Realität ist der Übergangspunkt Diode auf TIA nicht messbar und kann nur anhand des gesamten Frequenzgangs aller kombinierten Komponenten abgeschätzt werden. Die Ergebnisse der Nachsimulationen sind in den folgenden Abbildung 4 bis Abbildung 6 zu sehen. Es wurden jeweils in einer nachträglichen Schaltungssimulation die Ergebnisse aus der 3D-Feldsimulation eingebunden und eine ideale 50Ω Anregung verwendet. In der Nachsimulation mit Diodenmodell (Abbildung 6) wurde auf der Anregungsseite ein vereinfachtes Diodenmodell eingefügt.

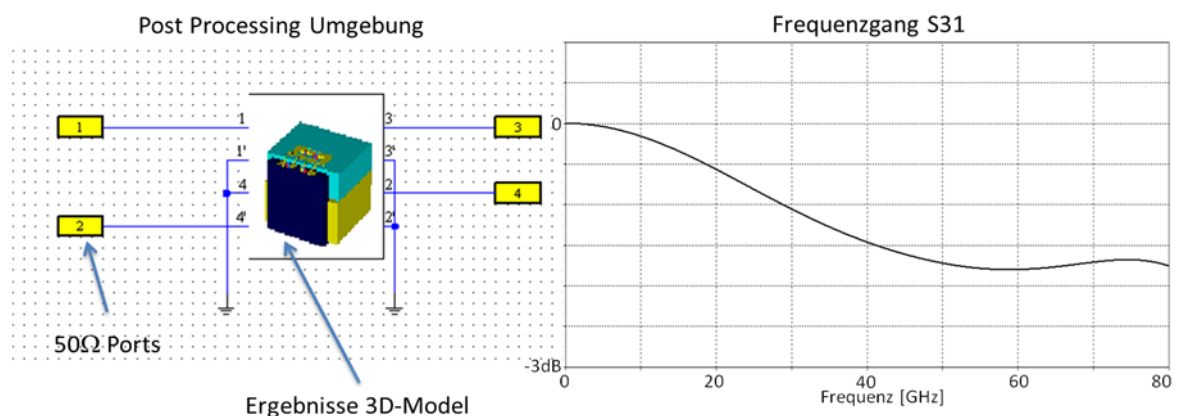


Abbildung 4: Nachsimulation/Näherung einer GSG Struktur

In Abbildung 4 wurde eine Näherung des alten GSGSG Übergangs simuliert, indem nur ein single-ended Frequenzgang mit single-ended Anregung gezeigt wird (hier S31). In Abbildung 5 hingegen ist eine echt differentielle Anregung wie in der Anwendung und mit Verwendung der neuen GSSG-Struktur gezeigt.

Der Verlust bei 0Hz von 3dB in Abbildung 5 erklärt sich durch single-ended versus differentielle Anregung. Bei der Anregung nur eines Übergangs in Abbildung 4 wird die gesamte Signalenergie auf den gegenüberliegenden Port übertragen. Bei einer differentiellen Anregung teilt sich die Signalenergie auf beide Ausgangs-Ports auf.

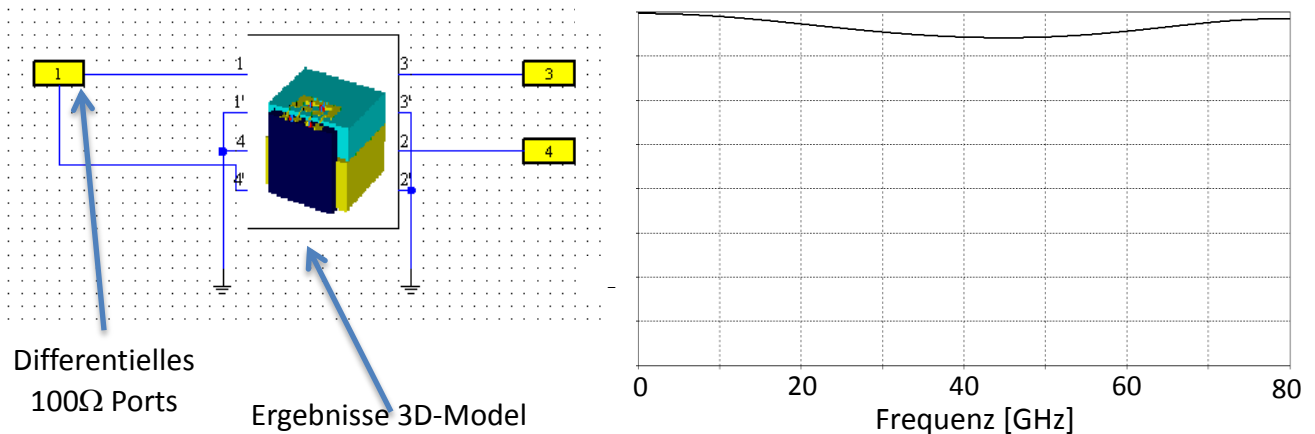


Abbildung 5: Nachsimulation einer differentiellen Anregung

In Abbildung 6 wird nun der Einfluss der HiLight Diode auf den Frequenzgang gezeigt. Die grüne Kurve entspricht der momentan verwendeten Standarddiode, die rote Kurve zeigt die auf Bandbreite verbesserte Diode aus AP2.6 in HiLight. Dem Vergleich ist zugrunde gelegt, dass beide Dioden eine GSSG Anordnung besitzen.

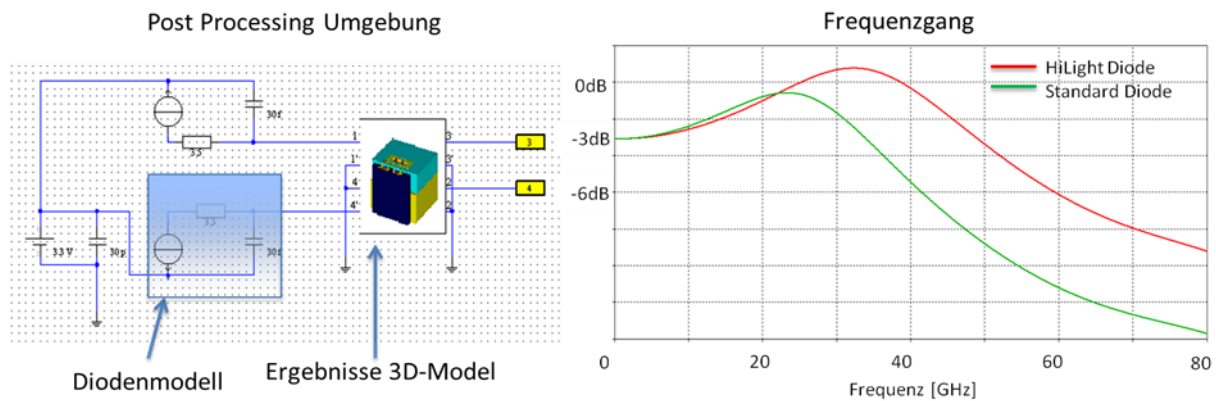


Abbildung 6: Nachsimulation mit Diodenmodell und 50Ω-TIA Eingang

Es ist deutlich zu sehen, dass die erreichbare Bandbreite um ca. 15GHz zunimmt. Die Überhöhung kann zudem helfen dämpfende Effekte des TIA's und der Aufbautechnik auszugleichen. Die in 64G Modulen erreichte Bandbreite wird in Unterkapitel 2.3.2.1 und die zugehörige bessere Systemperformance im Vergleich zu „state-of-the-art“ Modulen in Unterkapitel 2.3.2.2 gezeigt.

2.2.2. Gehäusetechnologie

Zum Erreichen einer höheren Bandbreite musste eine neuartige Gehäusetechnologie entwickelt werden. Hier wurde ein Aufbau mit GPPO Durchführung anstelle der koplanaren Standarddurchführung durch die Gehäusewand ausgewählt. Dies erhöht die theoretisch erreichbare Bandbreite von 30GHz auf 67GHz. Skaliert man die erforderliche Bandbreite von 17...20GHz für die 32G Anwendung auf 64G, so sollte eine

Gesamtbandbreite aller Komponenten von 34...40GHz für die höhere elektrische Übertragungsrate vollkommen ausreichend sein.

Zum Aufbau in diesem Gehäuse waren einige Modifikationen notwendig. Diese sind in den beiden folgenden Unterkapiteln dargestellt.

2.2.2.1. Modulumbauten

In Abbildung 7 sind die Änderungen im Modulaufbau gezeigt. Dieser Aufbau wurde mit Hilfe einer in ihren HF-Eigenschaften gut bekannten kohärenten balanced PD überprüft.

Abbildung 7: Noch nicht gekoppelte Detailansicht

Auch ein Testaufbau mit dem bekannten Standard-TIA zeigte eine deutliche Verbesserung in der Anpassung um 5-10dB, was auch bessere Frequenzgänge erwarten lässt. Die in diesem Versuchsaufbau erreichte Bandbreite war jedoch geringer als im Standardmodul. Dies liegt an der nicht aufeinander abgestimmten Subkomponenten. Die Abstimmung der Diode und des HF-Überganges erfolgte für den 64G TIA. Genaueres ist im 3. Zwischenbericht nachzulesen. In der folgenden Abbildung 8 ist ein fertig gestelltes Modul mit der neuen Gehäusetechnologie zu sehen.

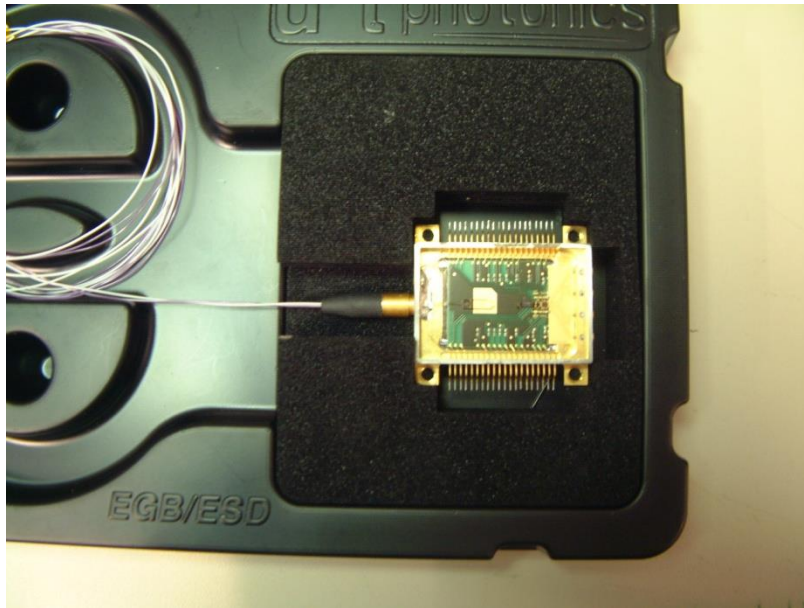


Abbildung 8: 64G Modul (Draufsicht)

Im folgenden Unterkapitel wird die Entwicklung der neuen HF Keramik dargestellt.

2.2.2.2. HF-Keramik

Die in Abbildung 7 gezeigte HF-Keramik wurde im Rahmen des Projektes simuliert und in einer Iterationsschleife optimiert. Abbildung 9 zeigt die 3D-Simulationsumgebung für die Simulation bis 80GHz.

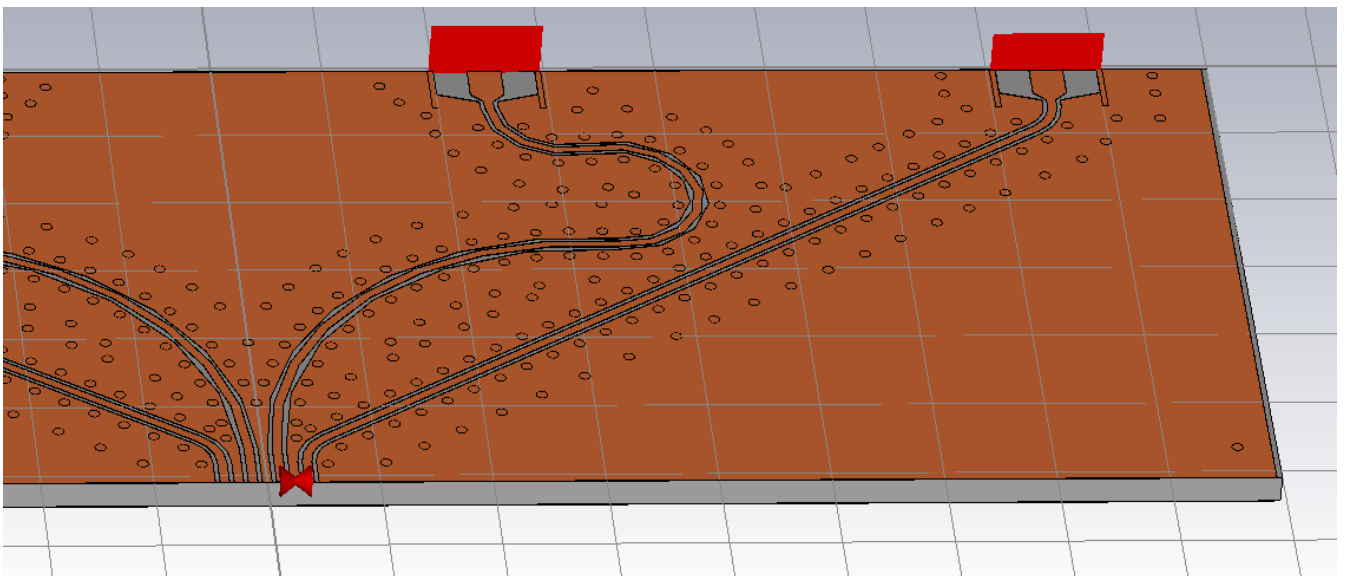


Abbildung 9: 3D-Simulationsumgebung der HiLight-2 Keramik

Diese Simulationsergebnisse sind ebenfalls in die Entwicklung des TIA's eingeflossen. Damit sollte sichergestellt werden, dass die gesamte erreichbare Bandbreite vor der Prozessierung abgeschätzt und optimiert werden kann. In Abbildung 10 sieht man die bestellten und gefertigten Keramiken.

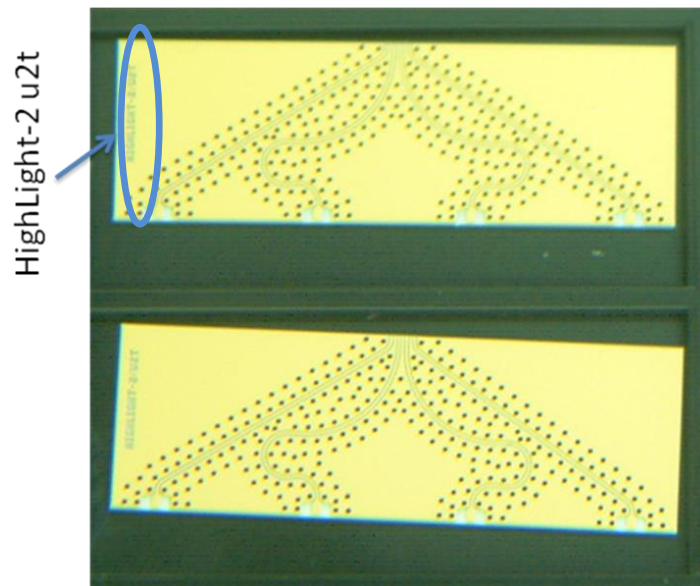


Abbildung 10: Neue HF-Keramik für Aufbauten im Gehäuse mit GPPO Ausgängen

2.3. AP5 – Modulaufbauten und Charakterisierung

Insgesamt wurden anstelle der geplanten zwei 32G TIA Versionen, sieben Varianten im 32G kohärenten Gehäuse aufgebaut. Die Anzahl erhöhte sich, da jeder MPW Run am IHP zur Optimierung des Designs und Layouts genutzt wurde. Bei u2t/Finisar wurden nahezu alle denkbaren Permutationen mit den neuen verbesserten 32G Hybriden und den Standardhybriden aus AP2 des Partners HHI sowie des am Markt befindlichen TIA's aufgebaut und gemessen. Zur besseren Vergleichbarkeit und Überprüfung der Aufbauten gab es zu den Vergleichsaufbauten immer auch einen Aufbau mit dem sehr gut bekannten und derzeit verbauten Standard-32G TIA's. In diesem Bericht wird noch das Ergebnis der 6./7. Version des 32G mit voller HF- und DC-Funktionalität in Unterkapitel 2.3.1 beschrieben. Die letzten beiden Versionen unterscheiden sich lediglich in der erreichbaren Transimpedanz und einer Optimierung der DC-Offset Regelschleife. Die Ergebnisse hierzu werden in Unterkapitel 2.3.1 gezeigt.

Zur die Verifikation des 64G Aufbaus wurden folgende Aufbauten getestet und gemessen:

1. Aufbau mit gut bekannter balanced PD
2. Aufbau Standard TIA mit 64G Diode
3. 64Gbaud TIA Version 1 mit 64G Diode

Die Ergebnisse für die 64G Module folgen in Unterkapitel 2.3.2.

2.3.1. 32G Aufbau

Nach erfolgreichen Optimierungen, Aufbau permutationen und Messungen des 32G TIA's im 32G Modul erfolgte letztendlich der in Abbildung 11 gezeigte finale Aufbau des 32G Moduls mit der TIA Version 6/7, sowie dem verkleinerten und optimierten Hybriden. Die deutliche Verkleinerung und damit kostengünstigere Herstellung des Hybriden war möglich durch die neue GSSG Struktur und die Integration des RC-Filters in den TIA. Die Integration des RC-Filters erhöht zudem die Prozesssicherheit des Hybriden. Die TIA Version 6 basiert

auf dem gleichen HF-Design wie TIA Version 5. Im Unterschied zu TIA Version 5 sind hier allerdings zusätzlich alle DC-Funktionalitäten integriert, wie z.B. die Bandbreiteneinstellung die getestet wurde.

Abbildung 11: Detailbild Aufbau mit HiLight Hybriden und TIA Version 6

Zum Abschluss von AP5.1 konnte ein sehr guter Frequenzgang erreicht werden, wie in den folgenden beiden Abbildungen zu sehen ist. Die geforderte Bandbreite wurde erreicht und ist vergleichbar mit dem besten am Markt verfügbaren TIA.

Der TIA besitzt zudem die Möglichkeit der Bandbreiteneinstellung. Die obere Abbildung 12 zeigt die minimale Einstellung und die untere Abbildung die maximale Einstellung für Bandbreite und Überhöhung. Der Einstellbereich erreicht die in der Spezifikation geforderten Werte.

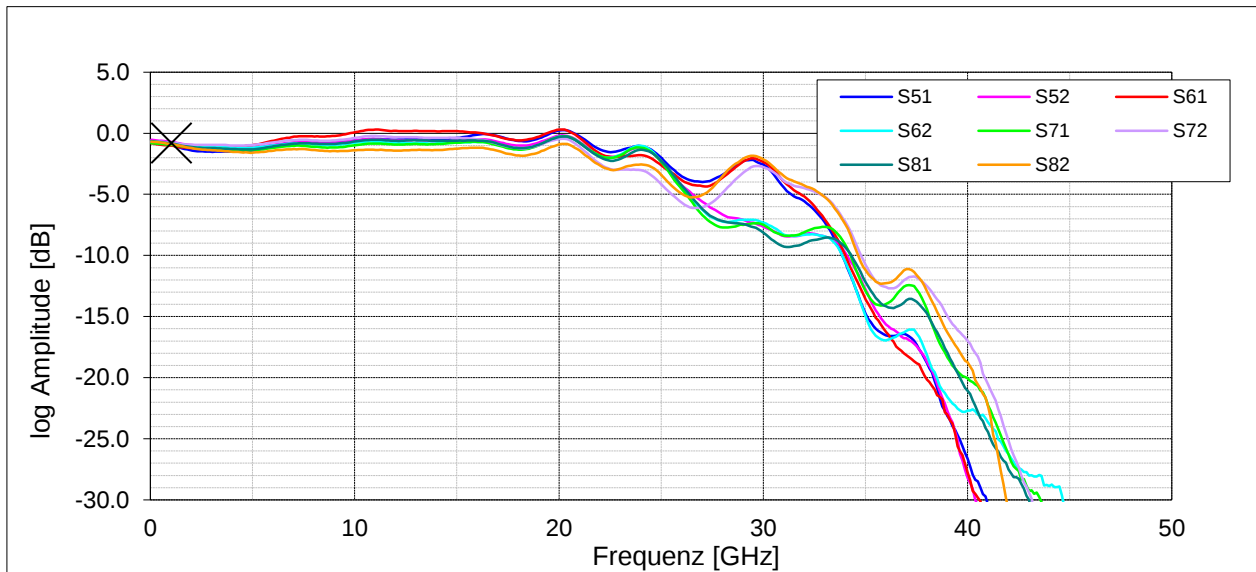


Abbildung 12: Frequenzgang minimale Bandbreiteinstellung

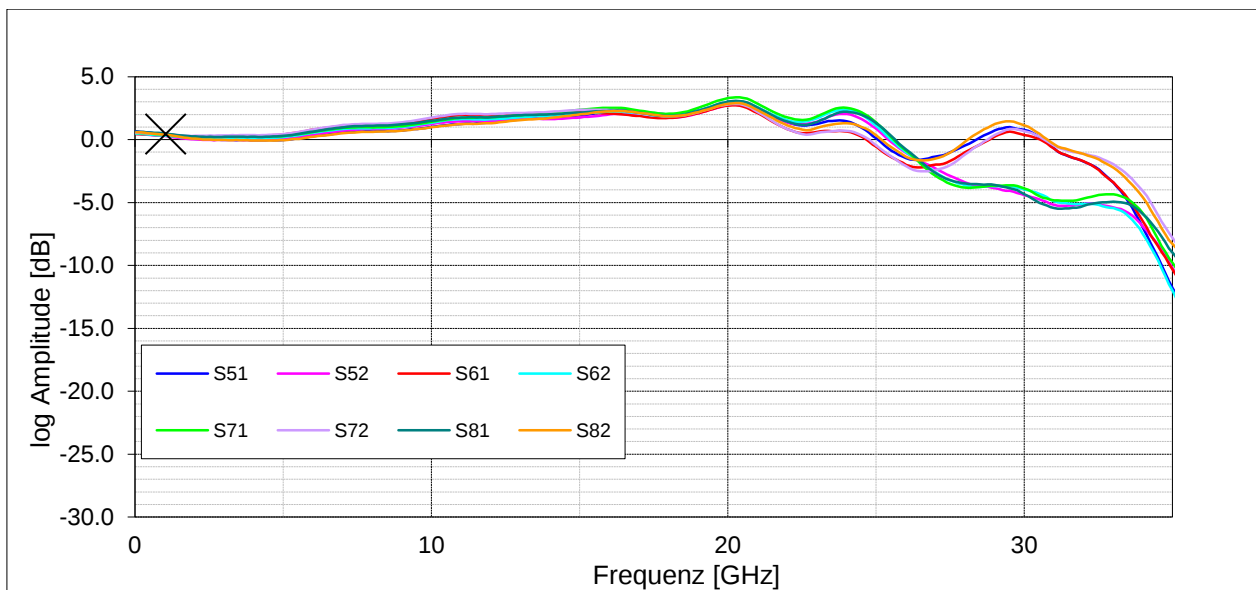


Abbildung 13: Frequenzgang maximale Bandbreiteinstellung

Nach der erfolgreichen Frequenzgangmessung wurden die für die Systemanwendung wichtigen Parameter Klirrfaktor (Total Harmonic Distortion, THD) und Rauschen überprüft. Die Ergebnisse für THD zeigt nachfolgende Abbildung. Die Werte liegen innerhalb der notwendigen und geforderten Spezifikation.

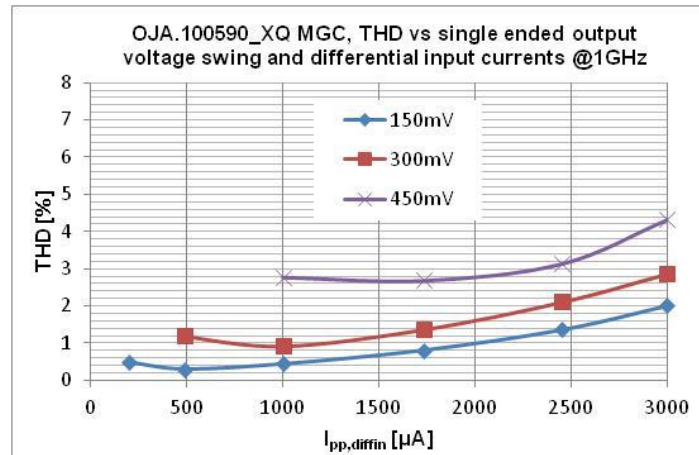


Abbildung 14: Gemessene THD nach OIF, HiLight TIA

Zur Messung des sehr wichtigen Wertes des eingangsbezogenen Rauschens des TIA's, wurde erst die Verstärkung bei den angelegten gain control Spannungen mit optischen Eingangsleistungen gemessen. Anhand der getrennt gemessenen DC Ströme an den Dioden für LO und Signal, kann der Eingangs-Spitze-Spitze Strom errechnet werden. Der Ausgangsspannungshub dividiert durch den RF-Eingangsstrom ergibt die eingestellte Transimpedanz. Das ohne Eingangssignal am Oszilloskop gemessene RMS Rauschen dividiert durch gemessene Transimpedanz und Wurzel der 3dB Bandbreite entspricht dem eingangsbezogenen Rauschen. Die Messergebnisse sind nachfolgend in Abbildung 15 zu sehen.

Abbildung 15: Eingangsbezogenes Rauschen für 5 verschiedene erhältliche TIA's

Von allen erhältlichen TIA's liegt der im Rahmen des Projektes entwickelte TIA am nächsten an dem Besten verfügbaren TIA. Systemmessungen haben dies auch bei der Übertragung von Daten bestätigt.

Abschließend wurde eine echte Datenübertragung getestet. Aufgrund der vorangegangenen Evaluierung waren sehr gute Ergebnisse zu erwarten.

Dies wurde durch die in Abbildung 16 gezeigte BER über OSNR Kurve bestätigt. Die gemessene Kurve liegt nahe am theoretischen Optimum und ist vergleichbar mit dem Besten am Markt erhältlichen TIA.

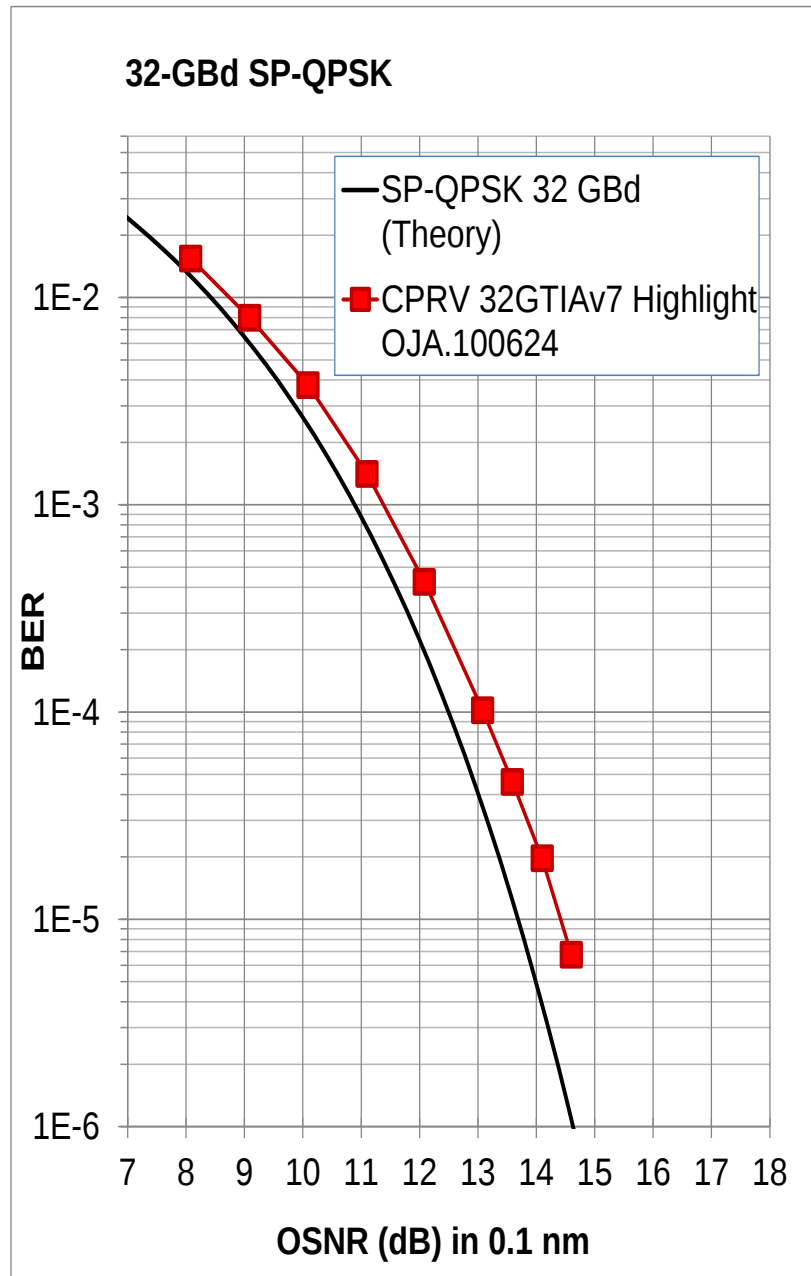


Abbildung 16: BER über OSNR HiLight TIA v7

Zusammenfassend ist zu sagen, dass der im Projekt HiLight durch das Zusammenbringen von Wissen über die Systemanforderungen und die Design Erfahrung entstandene 32G TIA's ein in der Performance vergleichbarer TIA zum Besten am Markt befindlichen TIA erreicht wurde.

2.3.2. 64G Aufbauten

Die 64G Aufbauten wurden wie in Unterkapitel 2.2.2.1 beschrieben durchgeführt. Es wurden unterschiedliche Modulvarianten mit 67GHz GPPO Ausgängen getestet, die im Folgenden kurz beschrieben werden.

Ein Modul mit balanced PD's wurde gemessen, da hier nahezu 1:1 der Einfluss des Aufbaus zu sehen ist, ohne den verzerrenden TIA. Es hat sich gezeigt, dass der Aufbau bestehend aus neuer Keramik und GPPO Gehäuse nicht der begrenzende Faktor ist.

Ein weiteres Modul mit bekanntem TIA und 64G Hybrid wurde ebenfalls getestet. Dieser Aufbau zeigte eine geringere Bandbreite als ein 32G Aufbau. Dies liegt an der nicht aufeinander abgestimmten Kapazität der Diode, Bonddrahtinduktivität und GSSG Struktur. Diese Punkte wurden auf die neu entwickelten Komponenten optimiert und mit diesen Komponenten zeigt sich wie später zu sehen ist die bessere Performance.

Für MS5.4, dem Aufbau mit 64G TIA im 64G Gehäuse und mit 64G Hybriden wurde ein weiteres Modul aufgebaut und gemessen. Abbildung 17 zeigt nochmals den Modulaufbau mit mittiger Faserdurchführung, neuer HF-Keramik und Leiterplatte zur Spannungsversorgung.

Abbildung 17: Noch ungekoppeltes 64G Modul

Für aktuelle 32G Systeme gibt es die Anforderung von 20GHz an die Empfänger. Es existieren massive Verluste im System durch Leitungsverluste und die vorhandenen ADC's. Im System ist die Bandbreite momentan auf ca. 10GHz beschränkt. Daher ist davon auszugehen, dass eine Bandbreite in der Umgebung von 34...40GHz für ein 64G Modul ausreichend für die Verdopplung der elektrischen Datenrate sein wird. Dies ist auch durch das mittlerweile bekannte Kundenfeedback betätigt, die Bandbreiten um 35GHz

wünschen. Dieses Ziel sollte erreicht werden, indem jede Einzelkomponente auf etwa 60GHz ausgelegt wird. Die entsprechenden Simulationen und Änderungen wurden vorgenommen. Jede Komponente für sich sollte daher idealerweise diese Anforderungen erfüllen. Mittels des gezeigten Aufbaus sollte das Zusammenspiel der Einzelkomponenten getestet werden, um zu überprüfen, ob die Gesamtbreite im erwarteten Bereich liegt oder ob Nacharbeit notwendig ist. In diesem Fall wäre erheblicher Aufwand zur Identifikation des Versursachers und der Fehlersuche notwendig gewesen. Keine der Komponenten ist im Fehlerfall von den anderen losgelöst auf ihren Einfluss im Zusammenspiel gut vorhersagbar oder messbar. Dieses Szenario konnte durch die umfangreichen Vorarbeiten wie Simulationen und Voruntersuchungen vermieden werden und auf Anhieb ein die Anforderungen erfüllendes Modul aufgebaut werden.

2.3.2.1. LCA Messungen

Die Messungen erfolgen an einem modifizierten Fertigungsmessplatz mit homodynem Verfahren. Hierbei handelt es sich prinzipiell um einen Network-Analyzer bei dem die optischen Signale in einer Form generiert werden, dass jede Diode single-ended angesteuert werden kann. Dies wird erreicht indem die optische Phase über eine Delay Line in 90° Schritten verschoben wird. Das optische CW Licht einer Laserquelle wird vorher über einen 50-50 Teiler aufgeteilt, so dass die beiden Signale auf LO- und Signalfaser exakt die gleiche Wellenlänge besitzen.

In den nachfolgenden Abbildung 18 bis Abbildung 21 werden die gemessenen Frequenzverläufe für zwei verschiedene Bandbreiteneinstellungen und zwei verschiedenen Verstärkungseinstellungen gezeigt.

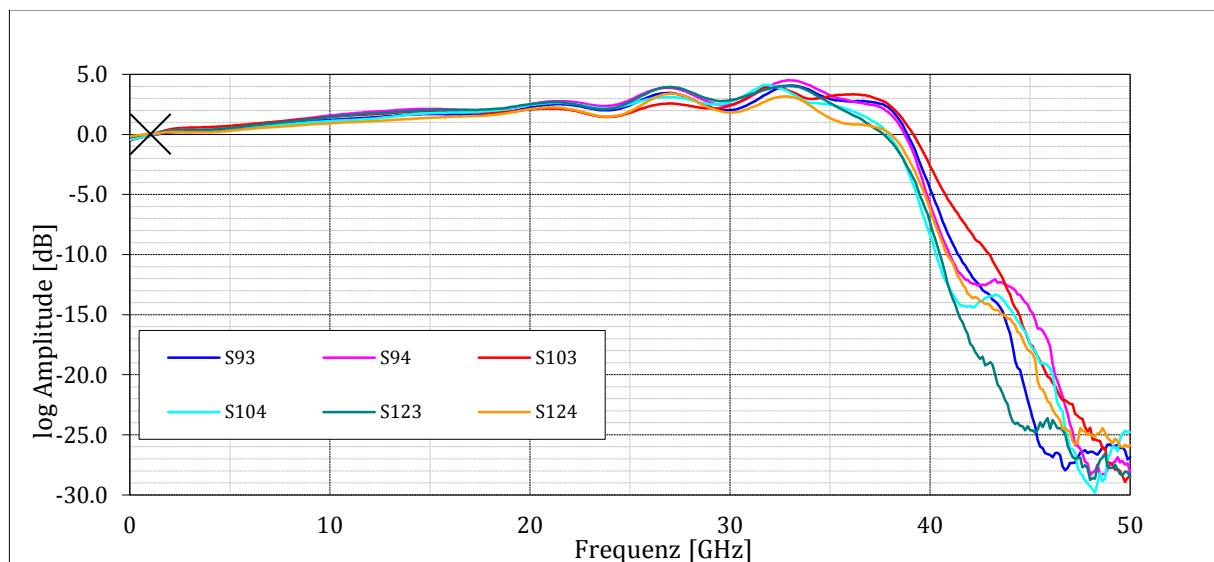


Abbildung 18: Frequenzverlauf für $V_{GC}=1.42V$, Bandbreiteneinstellung auf GND (maximal)

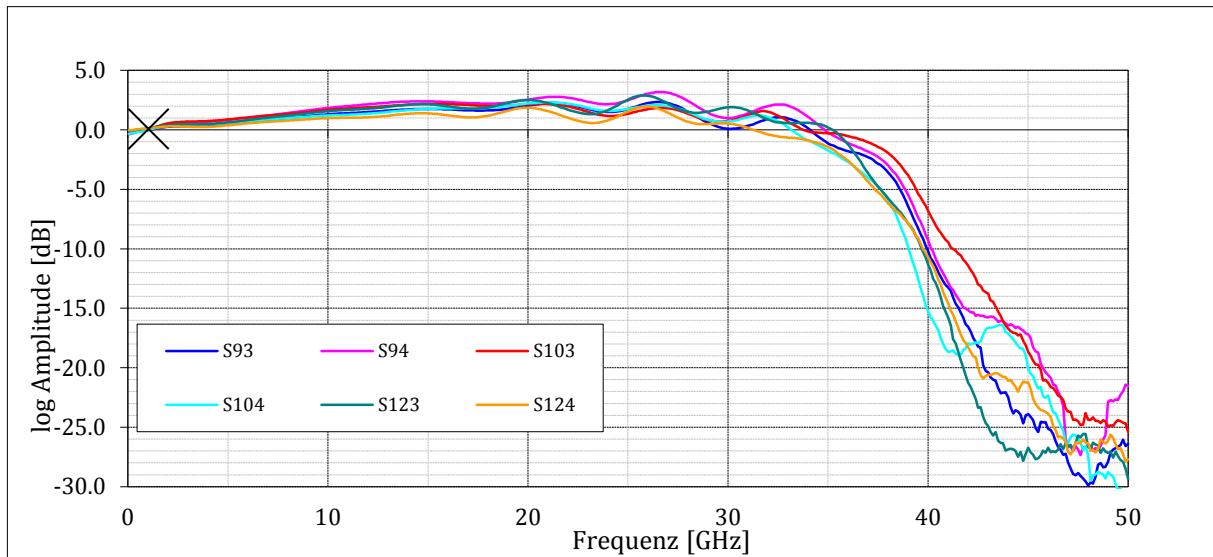


Abbildung 19: Frequenzverlauf für $V_{Gc}=1.42V$, Bandbreiteneinstellung auf Vcc (minimal)

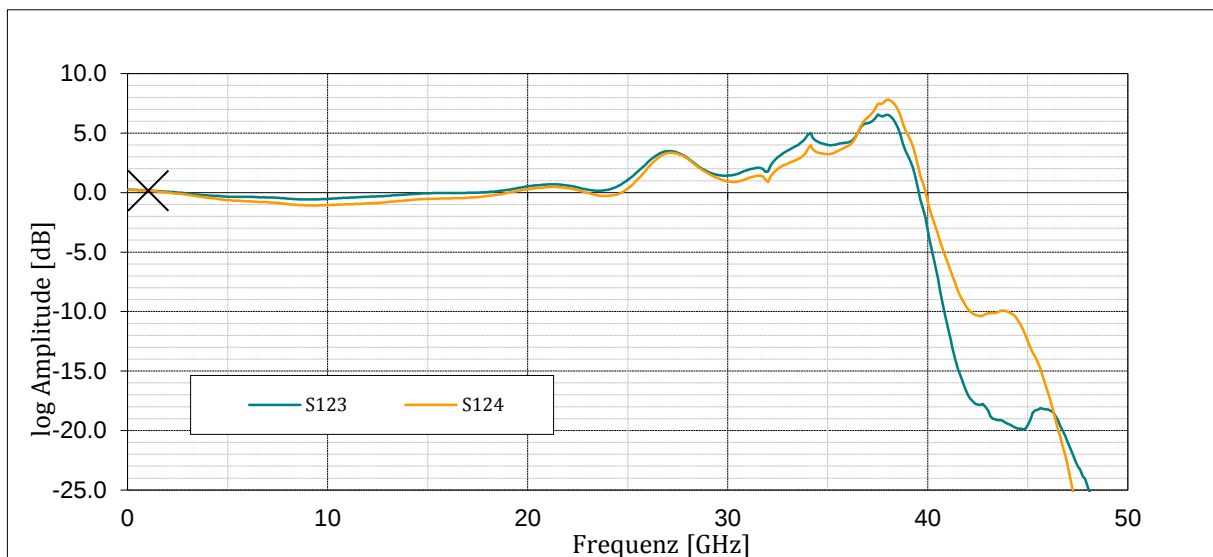


Abbildung 20: Frequenzverlauf für $V_{Gc}=2V$, Bandbreiteneinstellung auf GND (maximal)

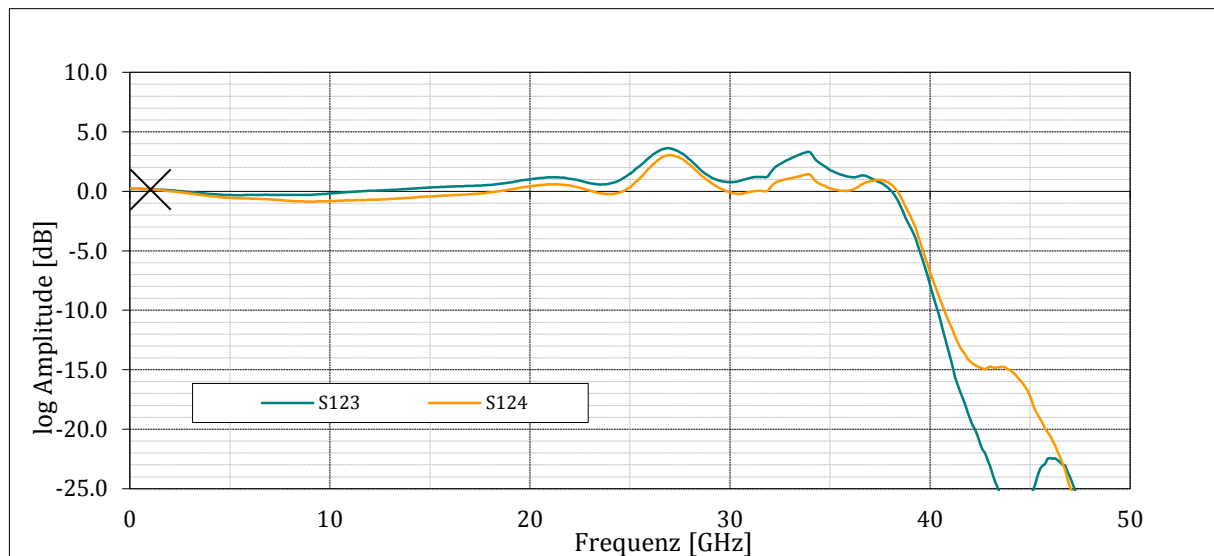


Abbildung 21: Frequenzverlauf für $V_{GC}=2V$, Bandbreiteneinstellung auf V_{CC} (minimal)

Mittels der Bandbreiteneinstellung lassen sich für beide Verstärkungen jeweils ein flacher Frequenzverlauf und Bandbreiten im Bereich 38GHz bis 41GHz einstellen. Damit ist das Ziel voll erreicht. Von Systemkunden ist in der Zwischenzeit bekannt, dass Bandbreiten $>30\text{GHz}$ ausreichend sind und Bandbreiten bei $\sim 35\text{GHz}$ gewünscht werden. Eine zweite Version des 64G TIA's mit kleineren Optimierungen der einstellbaren Transimpedanz und DC Regelschleifen zeigt die gleichen Ergebnisse bei der Frequenzgangmessung. Dies ist auch zu erwarten, da die HF-Eigenschaften der ersten Version die Anforderungen erfüllen und hier keine Optimierung vorgenommen wurde. Messergebnisse des Moduls mit diesem TIA im System sind in Unterkapitel 2.3.2.2 zu sehen.

Es war an der gemessenen Ausgangsleitung des DUT's zudem die Veränderung der Verstärkung zu sehen, da die Ausgangssignalstärke zwischen +3dB und +13dB variiert. Die hier gezeigten Graphen sind jedoch auf 0dB normiert um die Bandbreite besser ablesen zu können. Die Änderung um $\sim 10\text{dB}$ entspricht der Änderung der erwarteten Verstärkung des TIA's zwischen den beiden gemessenen V_{GC} Spannungen. Bei 1.42V sollte die Verstärkung bei 825Ω liegen und entsprechend $2.6\text{k}\Omega$ wenn 2V an V_{GC} anliegt. Dies entspricht einer zu erwartenden Änderung von $20 \cdot \log(2600/825) = 9.97\text{dB}$, die auch gemessen wurde.

Ein Parameter für die Linearität ist die Abweichung von einem idealen linearen Phasengang. Dieses Ergebnis ist in der nachfolgenden Abbildung 22 zu sehen. Das linke Diagramm zeigt die Abweichung von der linearen Phase des 64G Moduls im Vergleich zum Standardprodukt. Es ist deutlich zu sehen, dass das Ergebnis bis 30GHz mit dem 64G Modul stark verbessert wurde im Vergleich zum momentan eingesetzten Standardmodul.

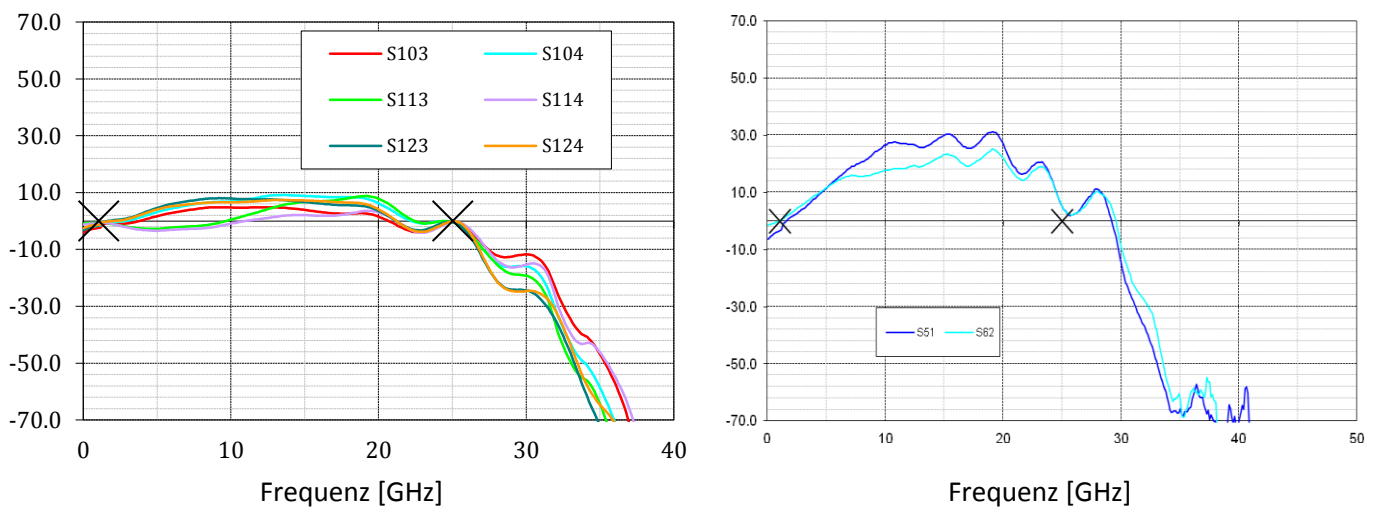


Abbildung 22: Abweichung der linearen Phase in ° 64G Modul (links) verglichen mit Standardmodul (rechts)

2.3.2.1. Heterodyne Messung

Beim heterodynem Messverfahren wird mit zwei unterschiedlichen Lasern für LO und Signal gearbeitet, die in der Wellenlänge verstimmbar werden können. Aus den eingestellten Wellenlängenunterschieden ergibt sich ein differentiell, elektrisches Eingangssignal bei einer festen Frequenz.

Die nachfolgende Abbildung 23 zeigt die unterschiedlichen Eingangssignalformen in den TIA beider Messverfahren. Da bei der heterodynem Messung zwei Laser mit Ausgangsleistungen bis zu 14dBm zur Verfügung stehen, sind große Signale mit nahezu allen Modulationsgraden möglich. Am LCA hingegen ist das Eingangssignal am Fertigungsmessplatz beschränkt auf kleine Eingangssignale und zudem single-ended und nicht differentiell wie beim heterodynem Ansatz.

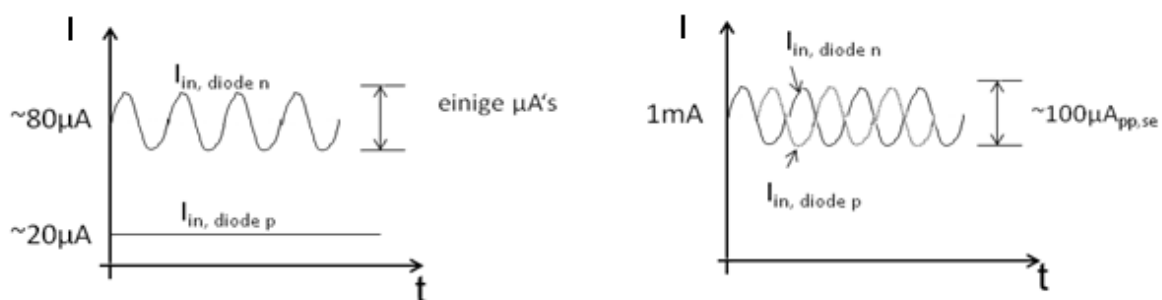


Abbildung 23: TIA Eingangssignalformen am LCA (links) und heterodyn (rechts)

Ein entsprechender Messplatz ist in Abbildung 24 dargestellt. Die zweite Laserquelle ist nicht zu sehen. Sie steht nicht fest an diesem Messplatz, sondern würde per Glasfaser zum DUT geführt. Auf dem Oszilloskop ist das Ausgangssignal des TIA's bei einer Frequenz von ca. 250MHz zu sehen. Das Ausgangssignal entspricht dem erwarteten und verstärkten Eingangssignal aus Abbildung 23 rechts, allerdings ohne DC Anteil.

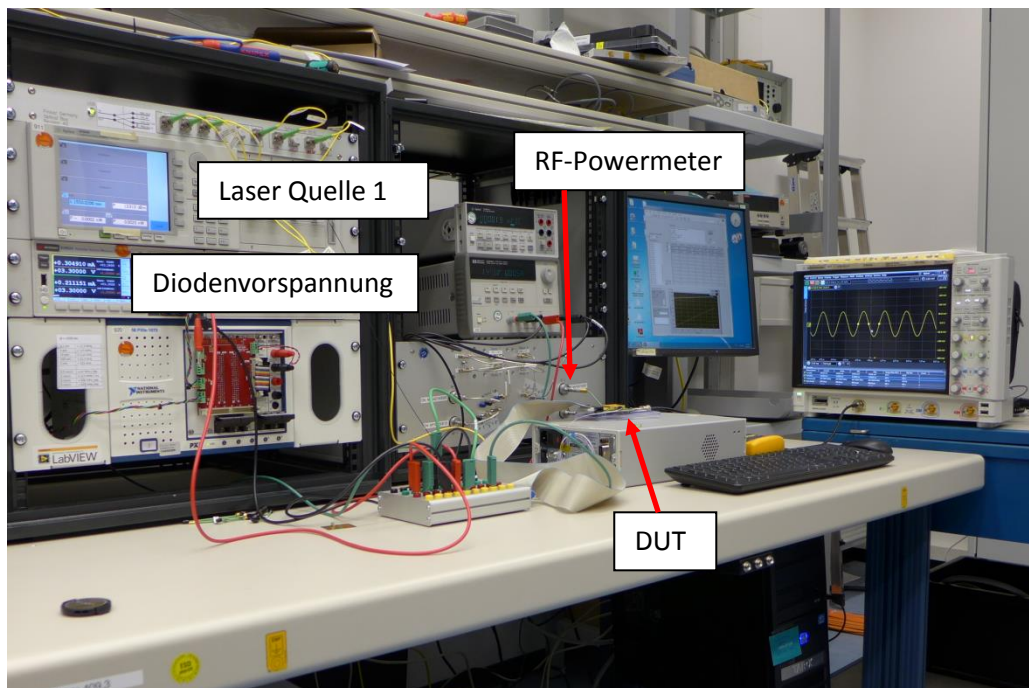


Abbildung 24: Heterodyn Messplatz

Einen Frequenzgang erhält man nun indem eine der beiden Laserquellen in der Wellenlänge verstimmt wird und die Ausgangsleistung bei mehreren Wellenlängen gemessen wird.

Der so ermittelte Frequenzgang eines zweiten aufgebauten 64G Moduls mit 64G TIA v1 ist in Abbildung 25 zu sehen. Dieser wurde bei minimaler Bandbreiteinstellung gemessen. Es ist eine 3dB-Grenzfrequenz von 36GHz ermittelt worden. Der Messplatz befindet sich noch im Aufbau, so dass leider noch keine de-embedding Datei für Verluste der GPPO Kabel, des externen DC-Blocks und des RF-Powermeters existiert. Daher wird der tatsächliche Frequenzverlauf etwas höher liegen und nach Kalibrierung des Messplatzes mit den Messungen am LCA übereinstimmen. Es wurde zudem bei minimaler Bandbreiteneinstellung gemessen und die Bonddrähte zwischen TIA-Ausgang zur Keramik sind nicht wie erforderlich als Bändchenbonds mit geringen Loop ausgeführt worden. Dies führt neben den oben beschriebenen Randbedingung zu einem weiteren etwas stärkeren Abfall des Frequenzgangs als es idealerweise möglich wäre.

Das Ergebnis der Messung in Abbildung 25 zeigt, dass auch bei Eingangssignalen die wesentlich näher am Anwendungsfall liegen die geforderte Bandbreite erreichbar ist. Bei höherer Bandbreiteneinstellung und nach Kalibrierung des Messplatzes wird die Grenzfrequenz noch ansteigen.

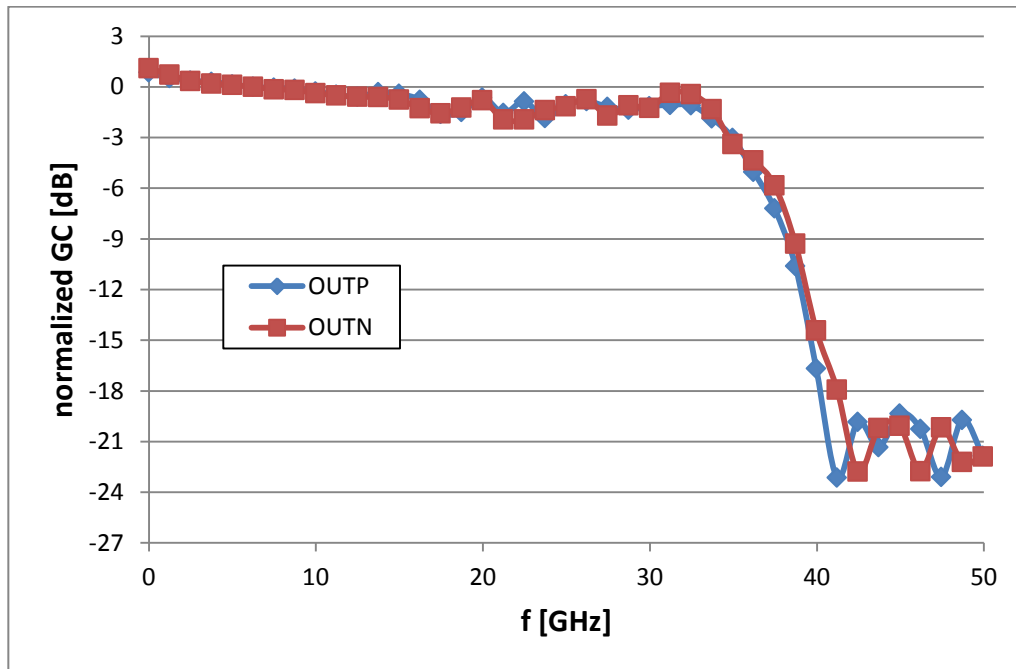


Abbildung 25: Heterodyn gemessener Frequenzgang bei minimaler Bandbreiteneinstellung

2.3.2.2. Systemmessung 64G Modul

Vor der Messung einer Datenübertragung wurden für das 64G Modul mit 64G TIA Version 1 die für die Systemperformance wichtigen Werte THD und Rauschen bestimmt. Die Messmethode entspricht der gleichen Anordnung wie beim 32G Modul mit 32G TIA v7.

Die nachfolgende Abbildung 26 zeigt das Modul bei der Messung des Rauschens und der THD.

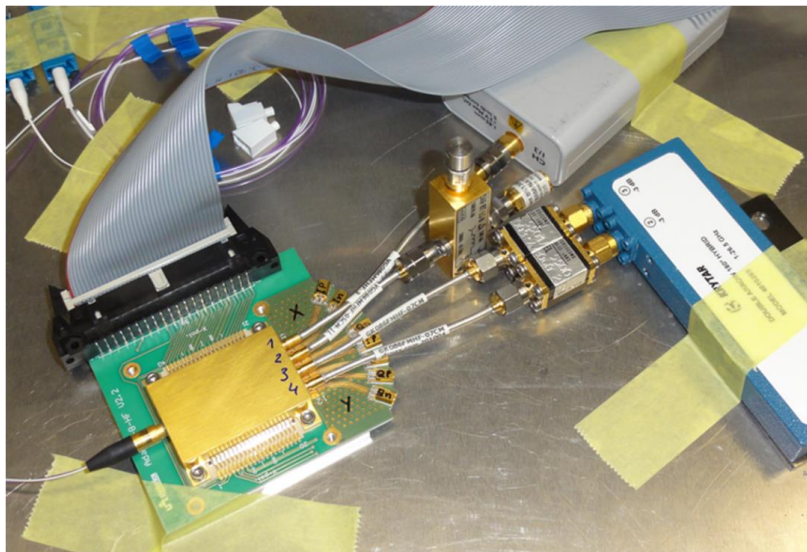


Abbildung 26: 64G Modul mit TIA 64G Version 1 bei der THD/Rauschmessung

Abbildung 27: Ergebnis der THD Messung 64G Modul



Abbildung 28: Ergebnis Rauschmessung des 64G Moduls

Die Ergebnisse der THD Messung erfüllt wie beim 32G TIA die Spezifikation. Das in Abbildung 28 gezeigte Rauschen liegt leicht höher als beim 32G TIA. Dies wurde erwartet und ist notwendig um die höhere Bandbreite zu erreichen. Dies wurde wie in Unterkapitel 2.1.1 beschrieben so spezifiziert und erreicht die geforderten Werte.

Nach erfolgreichen Test der Einzelparameter und der damit verbundenen Erwartung einer erfolgreichen Datenübertragung, wurde ein Modul mit 64G TIA Version 2 bei einer Polarisation und 56/64Gbaud QPSK Signal getestet. Das Ergebnis ist in Abbildung 29 zu sehen.

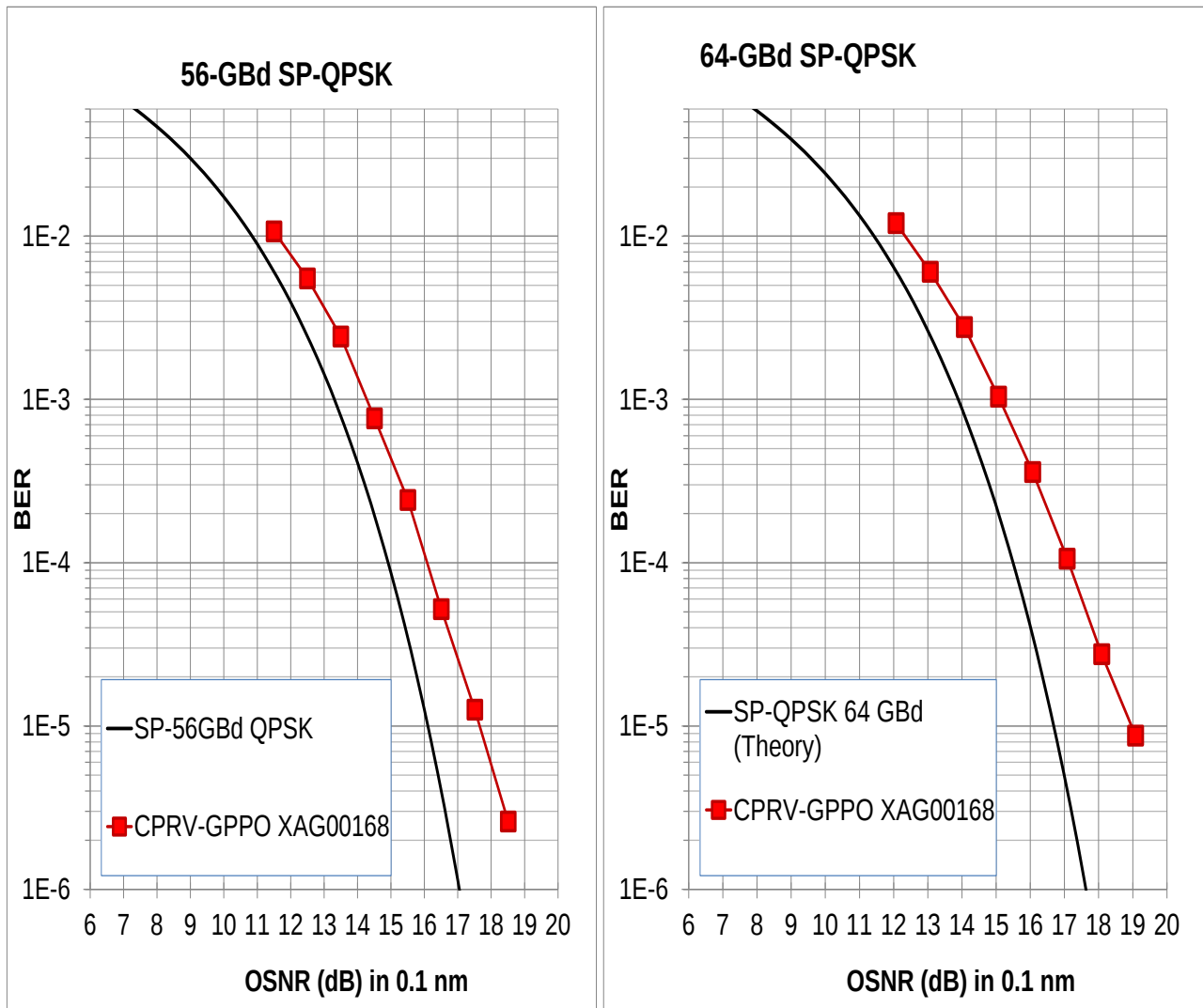


Abbildung 29: Datenübertragung bei doppelter elektrischer Datenrate wie in 100G Systemen

Die Ergebnisse zeigen wieder wie bei den 32G Modulen Bitfehlerraten nahe dem theoretisch erreichbaren Wert. Da die Messzeit am 64G Messplatz begrenzt war, war der Aufbau für eine zweite Polarisation nicht möglich. Eine zweite optische Polarisation entspricht allerdings nur einer Verdopplung der Kanäle mit gleichen Eigenschaften. Daher ist dieses Ergebnis auch bei 200G-DP-QPSK Modulen repräsentativ.

Der Unterschied bei höheren Datenraten im Vergleich zu „state-of-the-art“ Modulen ist im Vergleich dazu in Abbildung 30 zu erkennen. Bei einer Bitfehlerrate von $1e-5$ beträgt der Abstand zum theoretischen Limit 2.8dB bei 56Gbaud, wohingegen das neu entwickelte Modul mit den neu entwickelten Komponenten nur einen Abstand von 1.8dB aufweist. Dieser Unterschied ist aus Systemsicht sehr groß. I.d.R. werden Module mit 0.2...0.3dB schlechterer Performance nicht mehr von Kunden akzeptiert

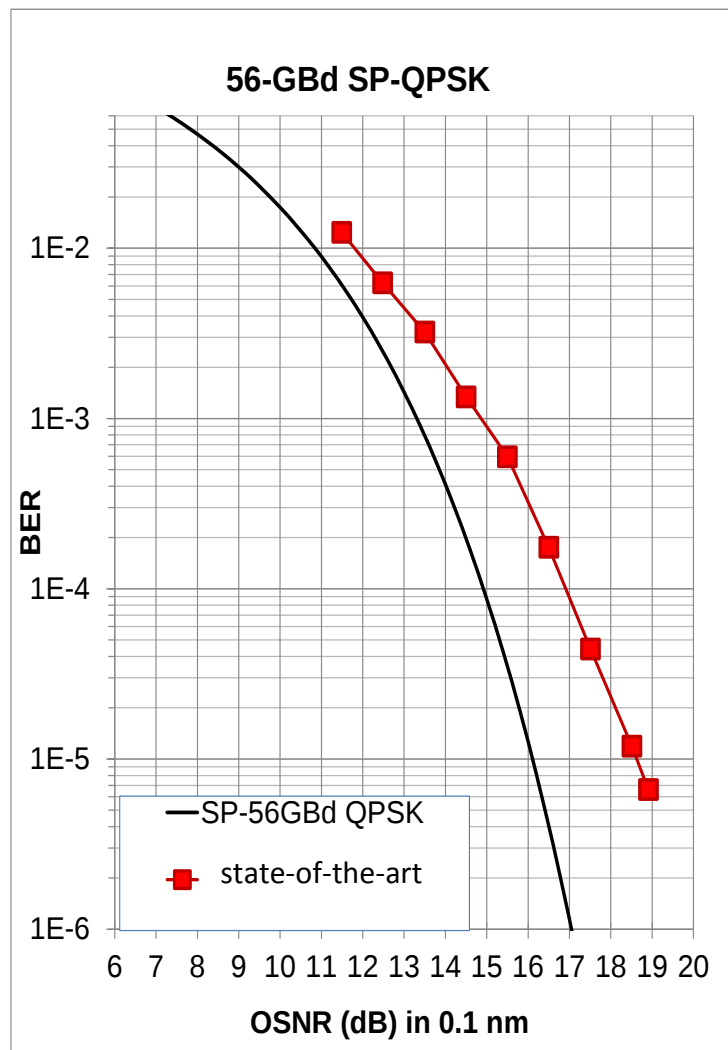


Abbildung 30: OSNR Messung mit "state-of-the-art" Modul bei 56Gbaud

Es wurde eine bessere als derzeit mit am Markt verfügbaren Komponenten erreichbare Performance bei verdoppelter elektrischer Bandbreite und daraus folgenden 200Gbit/s Datenrate gezeigt. Dies ist die derzeit von Kunden nachgefragte Anwendung. Aus diesem Grund und da es das Hauptziel von HiLight war die elektrische Bandbreite zu erhöhen ohne gleichzeitig THD und Rauschen zu vernachlässigen, wurde bei 56/64Gbaud QPSK getestet. Für eine Anwendung mit 16QAM Modulationsverfahren ist für die Performance einzig THD und Rauschen, sowie die Qualität des Sendesignals entscheidend. Da THD und Rauschen die Spezifikation erfüllen wird auch bei 16QAM die Performance des Receiver Moduls besser als bei „state-of-the-art“ Modulen erwartet, wie dies bereits für 200Gbit/s QPSK dargestellt wurde.

3. Erläuterung der wichtigsten Positionen des zahlenmäßigen Nachweises

Der Großteil der im Projekt entstandenen Kosten ist durch Personalaufwand entstanden. Das Gesamte Vorhaben war sehr grundlagenorientiert, sodass viele Schritte der Verifizierung von Teilfunktionen unternommen werden mussten. Deswegen war es notwendig, viel Zeit in die experimentelle Arbeit zu

investieren, da so ein umfassendes Verständnis der Technologien erarbeitet wurde. Gleichzeitig wurden in der Konzeptphase zunächst alle Möglichkeiten beleuchtet und dann aus den vielversprechendsten Ansätzen detaillierte Konzepte erarbeitet.

Durch die Intensive Zusammenarbeit mit den Technologiepartnern konnten die Entwicklung zweier Transimpedanzverstärker (TIA) für 32 und 64Gbaud sowie die Optimierung des Zusammenspiels aus TIA mit der HF-Diode erfolgreich realisiert werden.

Der drittgrößte Punkt sind die Materialkosten zur Herstellung und auch zur Entwicklung der Komponenten. Die Materialien setzten sich unter anderem aus Keramiken/Leiterplatten, Faserkomponenten, elektronischen Bauelementen und Kabeln zusammen. Die Materialien wurden zum Aufbau der Module sowie für Messaufbauten verwendet, die die Grundlage der iterativen Arbeiten darstellten.

4. Notwendigkeit und Angemessenheit der geleisteten Arbeit

Das Ziel des Projektes war es Komponenten und ein Modul zu entwickeln, das eine 400Gbit/s DP-16QAM Datenübertragung ermöglicht. Dabei lag das Hauptaugenmerk von Beginn des Projektes das aus Sicht des Empfängermoduls am schwersten erreichbare Ziel der höheren elektrischen Bandbreite zu erreichen. Hierzu waren umfangreiche Vorfelduntersuchungen und HF-Simulationen notwendig um das Risiko einer Oszillation und das Verfehlen des Zieles zu minimieren. Eine komplett neue Entwicklung von HF-Keramiken und deren HF-Simulationen war notwendig um die neuen Komponenten in einem geeigneten Gehäuse aufzubauen und zu testen.

Als Zwischenschritt musste ein 32Gbaud TIA komplett neu entwickelt, gemessen und auf Grundlage der Messergebnisse und deren Bewertung optimiert werden. Mehrere Hersteller scheitern seit mehreren Jahren und mehreren Iterationen am Ziel die zwei am Markt befindlichen TIA's in der Performance zu erreichen. Es erhöhte sich auch im Projekt die Anzahl der geplanten TIA Iteration von zwei auf sieben für den 32G TIA und von einer auf zwei Versionen für den 64G TIA. Dies führte zu einer erheblichen Anzahl an aufzubauenden zu messenden Modulen und der damit verbundenen Auswertung an Daten. Es wurden neben den Aufbauten mit den HiLight TIA parallel alle Permutationen aus neuen Hybriden mit Standard-TIA und HiLight TIA, sowie den unterschiedlichen Modulaufbauten durchgeführt. In Summe wurden vierzehn Modulvarianten aufgebaut, gemessen und ausgewertet. Für viele dieser Module musste die Messtechnik umfangreich angepasst werden, da ein Großteil der neuen Modulvarianten nicht kompatibel zu vorhandenen Messplätzen sind.

5. Verwertbarkeit der Ergebnisse und absehbarer Nutzen

Im Projekt wurden mehrere neuartige Aufbautechnologien erprobt und erfolgreich getestet um die immer weiter ansteigende Nachfrage nach höheren Datenraten mit kohärenter Empfangstechnologien zu realisieren. In einem ersten Schritt musste hierfür ein bekannter 32G TIA in 32G Modulen ersetzt werden. In diesen 32G Modulen wurden bereits erste neue Ansätze zur Optimierung des HF-Verhaltens umgesetzt um das Risiko für die 64G Variante zu verringern.

Der Markt verlangt in einem ersten Schritt wie in Abbildung 31 zu sehen ist einen Zwischenschritt bei 43G ab 2016. Die in diesem Projekt gezeigten Ergebnisse scheinen auch schon den Markt für 64G adressierbar zu machen, der ein Jahr später zu erwarten ist.

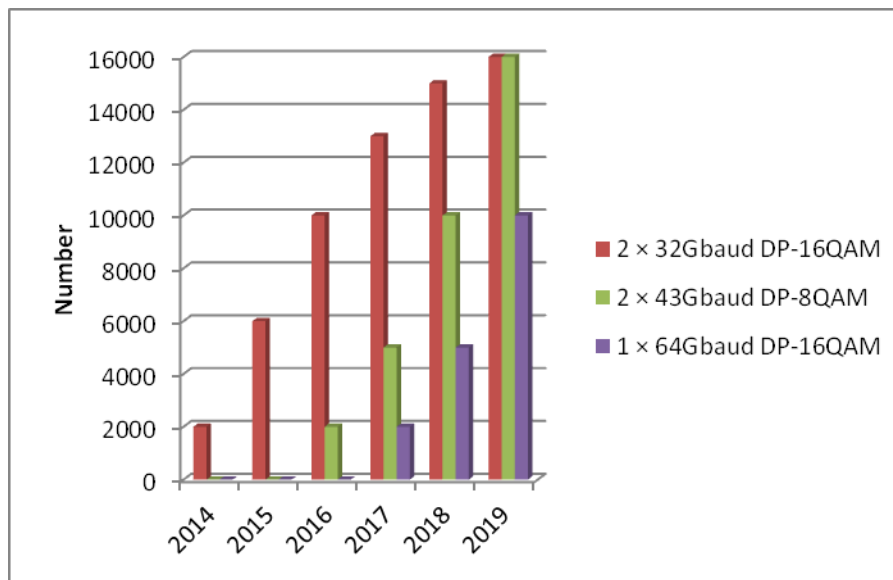


Abbildung 31: Erwartete Stückzahlen der unterschiedlichen Bandbreitenanforderung

Damit ist in diesem Projekt die Grundlage für den zukünftigen Markt ab 2016 und 2017 gelegt worden und damit der Grundstein für Finisar Germany auch in Zukunft weiter an der technologischen Spitze mitzuwirken. Wie in Abbildung 32 zu sehen ist kann ein gewinnbringender Markt adressiert werden und der Standort in Deutschland langfristig gesichert werden.

Abbildung 32: Erwarteter revenue

Erschwert wird eine Modulentwicklung durch das Fehlen eines MSA für die höheren Datenraten. Daher wird eine Anpassung der Gehäuse unausweichlich werden sobald dieses im OIF o.ä. Standardisierungsgremien verabschiedet wird. Es ist auch nicht auszuschließen, dass mehrere kundenspezifische Bauformen realisiert werden müssen.

Berichtsblatt

1. ISBN oder ISSN	2. Berichtsart (Schlussbericht oder Veröffentlichung) Abschlussbericht	
3. Titel Hochlinearer Optischer Empfänger für digitale 400 Gb/s Systeme Teilvorhaben: Modulgehäusetechnologie und Integration (HiLight)		
4. Autor(en) [Name(n), Vorname(n)] Jan Hoffmann Dr. Andreas Steffan	5. Abschlussdatum des Vorhabens 30. Juni, 2014	
	6. Veröffentlichungsdatum	
	7. Form der Publikation	
8. Durchführende Institution(en) (Name, Adresse) Finisar Germany GmbH Reuchlinstr. 10/11 10553 Berlin	9. Ber. Nr. Durchführende Institution	
	10. Förderkennzeichen 16BP1110	
	11. Seitenzahl 22	
12. Fördernde Institution (Name, Adresse) Bundesministerium für Bildung und Forschung (BMBF) 53170 Bonn	13. Literaturangaben	
	14. Tabellen 2	
	15. Abbildungen 18	
16. Zusätzliche Angaben		
17. Vorgelegt bei (Titel, Ort, Datum)		
18. Kurzfassung Ziel des Projektes war die Entwicklung eines kohärenten Empfängers für Weiterverkehrs Anwendungen mit höheren Datenraten als aktuell auf dem Markt verfügbar sind. Aktuell auf dem Markt befindliche Empfänger sind auf 4x20GHz elektrische Bandbreite am Ausgang und bei einer optischen DP-QPSK Modulation ausgelegt. Im Projekt sollte ein Empfänger für DP-16QAM bei 40GHz elektrischer Bandbreite entwickelt werden. Das Hauptziel und das Hauptrisiko des Projektes war das Erreichen der 40GHz Bandbreite, da es insbesondere für die Hauptkomponente Transimpedanzverstärker (TIA) keinen Hersteller gibt der die Bandbreitenanforderung einhält. Hier war eine komplette Neuentwicklung erforderlich. Um das Projektziel der höheren elektrischen Bandbreite zu erreichen, wurde eine neue Aufbautechnologie aus Gehäuse, Leiterplatte und neuen HF-Keramiken entwickelt. Die Diode wurde auf geringere Kapazität und geringeren Basisbahnwiderstand verbessert. Die Anbindung der Diode an den TIA mittels GSSG anstelle GSG wurde simuliert und evaluiert. All diese Änderungen optimierten die Signalübertragungseigenschaften. Da auf dem Markt kein geeigneter TIA für die zu erreichenden Bandbreite existiert, wurde dieser am IHP unter Zuhilfenahme der Spezifikation und der Simulationsmodelle entwickelt. Alle Bauteile und Signalübergänge müssen genau aufeinander abgestimmt sein. Nach der Charakterisierung des ersten Moduls und dem Erreichen der gewünschten 40GHz Bandbreite, wurden zwei weitere Module gefertigt. Diese wurden auf weitere wichtige Parameter wie THD und Rauschen getestet. Alle Werte lagen innerhalb der Spezifikation und es konnte anschließend erfolgreich eine Datenübertragung mit QPSK Signal und 56 bzw. 64Gbaud Datenrate pro elektrischen Kanal nachgewiesen werden. Die Vergleichsmessung mit einem state-of-the-art Modul zeigte eine erheblich bessere Performance des in HiLight entwickelten Moduls und seinen Subkomponenten.		
19. Schlagwörter Coherent Receiver; GSSG; 16QAM; 64Gbaud; 400Gbaud		
20. Verlag	21. Preis	

Document Control Sheet

1. ISBN or ISSN	2. type of document (e.g. report, publication) Final Report	
3. title Hochlinearer Optischer Empfänger für digitale 400 Gb/s Systeme Teilvorhaben: Modulgehäusetechnologie und Integration (HiLight)		
4. author(s) (family name, first name(s)) Jan Hoffmann Dr. Andreas Steffan	5. end of project June 30, 2014	
	6. publication date	
	7. form of publication	
8. performing organization(s) (name, address) Finisar Germany GmbH Reuchlinstr. 10/11 10553 Berlin	9. originator's report no.	
	10. reference no. 16BP1110	
	11. no. of pages 22	
12. sponsoring agency (name, address) Bundesministerium für Bildung und Forschung (BMBF) 53170 Bonn	13. no. of references	
	14. no. of tables 2	
	15. no. of figures 18	
16. supplementary notes		
17. presented at (title, place, date)		
18. abstract Goal of the project was the development of a coherent receiver for long-haul optical transmission networks with higher bit rates. One key advantage of this network architecture is the passive wavelength selectivity using coherent detection. Thus cost intense active WDM-splitter are not needed in this UDWDM approach. Coherent optical transmission technology is a common standard for long haul application. The actual used data rate is 100Gbit/module in DP-QPSK format and 20GHz electrical bandwidth/electrical channel. The higher data rate should be achieved with 16QAM format (4bit/symbol) and 40GHz/electrical output channel. In order to get functional samples, the highest risk and highest effort topic was addressed. This has been achieving the bandwidth and a reasonable frequency response. Therefore, the diode was modified to lower capacitance and serial resistance value. Additionally a new package design and RF-ceramics were developed and a new GSSG transmission between transimpedance amplifier (TIA) and diode was simulated and realized. All of this significantly increased signal integrity. A new TIA from IHP was developed according to our specifications, since no high bandwidth TIA as available on the market by now. Additionally a 32Gbaud TIA had to be developed first. It exists no European 32Gbaud TIA. This development was high risk. Only one TIA is actually used in coherent systems. All other vendors failed in achieving a TIA with compatible performance. After characterization and proving the achievement of a flat frequency response with 40GHz bandwidth in a module with all new developed components, two more modules are produced. After testing other key parameters like THD and noise, they were tested at HHI with 56Gbaud and 64Gbaud data transmission per channel and showed superior performance compared to state-of-the art modules.		
19. keywords Coherent Receiver; GSSG; 16QAM; 64Gbaud; 400Gbaud		
20. publisher	21. price	