

Förderkennzeichen: **01 BU 0653**  
Laufzeit des Vorhabens: **01.03.2006 - 30.09.2009**  
Zuwendungsempfänger: **Alcatel-Lucent Deutschland AG**  
Vorhabensbezeichnung:

## **Netz der Zukunft - MxMobile (Multi-Standard Mobile Plattform)**

### **Teilvorhaben Basisband Plattformen für mobile Multistandardfunklösungen**

#### **Schlussbericht**

Stuttgart, den 29. März 2010

##### **Hauptautoren**

Alcatel-Lucent Deutschland AG

Dipl.-Ing. Andreas Wich  
Dipl.-Ing. Dieter Ferling  
Dipl.-Ing. Thomas Bohn  
Dipl.-Ing. Simone Maier  
Dr.-Ing. Thomas Loewel  
Dipl.-Ing. Ferenc Noack  
B. Sc. Christian Lange

FhG HHI

Dipl.-Inform. Thomas Wirth

TU Dresden

Dr.-Ing. Steffen Bittner  
Dipl.Wirtsch.-Ing. Stefan Watzek

Andreas Wich  
Projektleiter

**Danksagung**

Die Firma Alcatel-Lucent Deutschland AG bedankt sich beim Bundesministerium für Bildung und Forschung (BMBF), sowie beim Zentrum für Deutsche Luft- und Raumfahrt (DLR) für die Ermöglichung und Förderung des Projektes, sowie für die sehr gute und zuverlässige Betreuung während der gesamten Projektlaufzeit.

## **Inhaltsverzeichnis**

1	ZUSAMMENFASSUNG DER AUFGABENSTELLUNG .....	9
2	STAND ZU BEGINN DES VORHABENS .....	11
2.1	Voraussetzungen für das Vorhaben .....	11
2.2	Planung und Ablauf.....	11
2.3	Stand der Wissenschaft und Technik zu Beginn des Vorhabens .....	11
2.4	Zusammenarbeit mit anderen Stellen .....	12
3	DARSTELLUNG DER ERZIELTEN WISSENSCHAFTLICH-TECHNISCHEN ERGEBNISSE .....	14
3.1	Arbeitsthema B: Modellierung und Verifikation der Systemfunktion.....	15
3.2	Arbeitsthema C: Programmcodegenerierung .....	18
3.3	Arbeitsthema D: Modellierung und Verifikation der Systemarchitektur .....	22
3.4	Arbeitsthema E: Methoden und Simulationsplattform.....	34
3.5	Arbeitsthema G: Hardware/Software Basisstation (RF & BB) .....	44
3.6	Arbeitsthema H: Systemintegration und Demonstration .....	107
3.7	Arbeitsthema I: MAC und Netzaspekte für Hardware-Architekturen (Interface zu ScaleNet+) .....	116
4	VERWERTUNG DER ERGEBNISSE .....	123
5	ENTWICKLUNG BEI ANDEREN STELLEN.....	125
6	VERÖFFENTLICHUNGEN UND PATENTE .....	127
7	ANHANG A .....	128
7.1	Tabellen.....	128
7.2	Anlagen.....	130
7.3	Hardware-Beschreibung in XML .....	137
7.4	Basisband-Modul-Beschreibung in XML .....	138
7.5	Beschreibung einer Basisband-Prozesskette in XML.....	139
8	PROJEKTBALENPLAN.....	140

## Abbildungsverzeichnis

Abbildung 1: Modell der Hardware .....	15
Abbildung 2: Modell einer SW Applikation .....	15
Abbildung 3: UML Schnittstellenbeschreibung mit Hilfe von Klassendiagrammen der physikalischen Schicht einer WiMAX Basisstation; zeigt die wichtigsten Methoden, Aggregationen und Assoziationen.....	16
Abbildung 4: Modell für ein Konfigurations- und Lastmanagement .....	17
Abbildung 5: Komponentendiagramm zu Modellierung der Schnittstellen .....	18
Abbildung 6: Sequenzdiagramme einer Transportblock-Übertragung.....	19
Abbildung 7: Aktivitätsdiagramm MxBS.....	19
Abbildung 8: Zustandsdiagramm ARQ-Prozess .....	19
Abbildung 9: Round-trip-Engineering mittels UML und Kodeerzeugung .....	20
Abbildung 10: Modulation-Mapper bei LTE-Systemen.....	21
Abbildung 11: Benötigte Hardware-Ressourcen bei einer Bitbreite von a) 18 bit b) 36 bit .....	22
Abbildung 12: WiMAX-TX.....	28
Abbildung 13: WiMAX-Rx.....	28
Abbildung 14: Aktivitätsdiagramm der WiMAX "Transmit" Aktivität (Sendekette).....	29
Abbildung 15: Mapping der SW-Ressource auf die HW .....	29
Abbildung 16: SW-Ressourcen mit internen Kommunikationskanälen .....	30
Abbildung 17: Modellierung der HW Ressourcen .....	31
Abbildung 18: Generalisierung der Layer 1 Verarbeitung .....	32
Abbildung 19: Aufbau eines Funktionsblockes.....	32
Abbildung 20: Dynamische Lastverteilung mit einem zentralen Lastverteiler .....	33
Abbildung 21: Dynamische Lastverteilung mit dezentralen Lastverteiler .....	33
Abbildung 22: Y-Chart mit Annotation entsprechender Softwarewerkzeuge .....	34
Abbildung 23: Bitfehlerraten für alle obligatorischen PHY Modi.....	40
Abbildung 24: Optimale Umschaltpunkte für gegebenes SNR.....	41
Abbildung 25: Beispiel der Signalverarbeitungskette (LTE).....	42
Abbildung 26: Schnittstelle zwischen BB-Plattform und Transmitter (TxIF, Sendeseite).....	43
Abbildung 27: TxIF in der RTL-Domäne .....	43
Abbildung 28: TxIF als Kanal .....	43
Abbildung 29: SystemC Testbench zur link-level Simulation eines Packet-Schedulers .....	44
Abbildung 30: Produktkonzept mit drei verschiedenen Transceivern .....	45
Abbildung 31: Blockschaltbild des Mx-Transceivers .....	46
Abbildung 32: Blockschaltbild des analogen Sendepfades .....	48
Abbildung 33: Blockschaltbild des analogen Empfangspfades .....	50
Abbildung 34: Blockschaltbild eines Breitbandsynthesizers .....	52
Abbildung 35: Mehrband-Antennennetzwerk mit dedizierten RX-Ausgängen .....	53
Abbildung 36: Mehrband-Antennennetzwerk mit gemeinsamem RX-Ausgang .....	53
Abbildung 37: Mehrband-Antennennetzwerk mit abstimmbaren Filtern und Breitband-LNA.....	54
Abbildung 38: Blockschaltbild eines IQ-Modulators mit Nichtidealitäten .....	55
Abbildung 39: Störungen innerhalb des eigenen Signalbands.....	56
Abbildung 40: Störungen außerhalb des eigenen Signalbands .....	56
Abbildung 41: Blockschaltbild eines IQ-Modulators mit Nichtidealitäten .....	57
Abbildung 42: alternatives Blockschaltbild eines IQ-Modulators mit Nichtidealitäten .....	57
Abbildung 43: alternatives Blockschaltbild eines IQ-Modulators mit Nichtidealitäten .....	58
Abbildung 44: Nichtlinearität des Leistungsverstärkers und Linearisierung mit statischem Modell .....	58
Abbildung 45: Vergleich Linearisierungsergebnis mit Spezifikationsmaske .....	59
Abbildung 46: PA Modell mit statischen und dynamischen Nichtlinearitäten.....	60
Abbildung 47: Blockschaltbild eines IQ-Modulators mit Nichtidealitäten.....	60
Abbildung 48: Störungen außerhalb des eigenen Signalbands durch Signalspiegelung.....	61
Abbildung 49: Störungen innerhalb des eigenen Signalbands durch Signalspiegelung.....	61
Abbildung 50: Störung innerhalb des eigenen Signalbands durch Blockersignal .....	62
Abbildung 51: Blockschaltbild eines IQ-Modulators mit Nichtidealitäten.....	63
Abbildung 52: Spiegelunterdrückung vs. Amplituden- und Phasendifferenz.....	64
Abbildung 53: Blockschaltbild der Linearisierung durch Vorverzerrung .....	65
Abbildung 54: PA-Modell mit eingangsseitigen Memory-Effekten: Ausgangsspektren ohne und mit Linearisierung.....	66
Abbildung 55: PA-Modell mit eingangs- und ausgangsseitigen Memory-Effekten: Ausgangsspektren ohne und mit Linearisierung .....	66
Abbildung 56: Matlab/Simulink Modell eines Systems zur PA-Linearisierung .....	67

Abbildung 57: Matlab/Simulink: Messung von Spektren bei laufender Linearisierung.....	68
Abbildung 58: Blockschaltbild eines Senders mit direkter Frequenzumsetzung .....	69
Abbildung 59: Blockschaltbild eines IQ-Modulators mit Nichtidealitäten .....	69
Abbildung 60: Verlauf von $i_{q\_err\_i}$ .....	70
Abbildung 61: Verlauf von $i_{q\_err\_q}$ .....	71
Abbildung 62: LMS Algorithmus zur Spiegelunterdrückung nach 17 Iterationen .....	71
Abbildung 63: LMS Algorithmus zur Spiegelunterdrückung nach 50 Iterationen .....	72
Abbildung 64: Spiegelunterdrückung bei 300dB SNR .....	75
Abbildung 65: Spiegelunterdrückung bei 300dB SNR, gefiltertes Signal.....	75
Abbildung 66: Spiegelunterdrückung bei 20dB SNR .....	76
Abbildung 67: Spiegelunterdrückung bei 15dB SNR .....	76
Abbildung 68: Spiegelunterdrückung für LTE-/OFDM-Signal mit 64QAM und 15dB SNR .....	77
Abbildung 69: Spiegelunterdrückung bei gleichmäßiger/statistischer Symbolverteilung mit 64QAM.....	78
Abbildung 70: Spiegelunterdrückung je nach Methode zur Berechnung der Amplitude und Phase .....	79
Abbildung 71: Benötigte Signallänge mit Mittelungsintervalllänge von $10 \cdot \text{subframe}$ .....	79
Abbildung 72: Benötigte Signallänge mit Mittelungsintervalllänge $1 \cdot \text{subframe}$ .....	80
Abbildung 73: Benötigte Signallänge mit Mittelungsintervalllänge von $0.1 \cdot \text{subframe}$ .....	80
Abbildung 74: Benötigte Signallänge mit Mittelungsintervalllänge von $0.01 \cdot \text{subframe}$ .....	81
Abbildung 75: Spiegelunterdrückung bei Berechnung mit Schiebefenster.....	81
Abbildung 76: Spiegelunterdrückung bei verschiedenen Modulationsarten mit 15dB SNR .....	82
Abbildung 77: Spiegelunterdrückung bei verschiedenen SNR-Werten für QPSK.....	83
Abbildung 78: Spiegelunterdrückung des GMSK-Signals .....	84
Abbildung 79: Spiegelunterdrückung des UMTS-Signals .....	84
Abbildung 80: Spektrum am Ausgang von 2 parallel geschalteten AD-Wandlern ohne Filterung .....	85
Abbildung 81: Spektrum am Ausgang von 2 parallel geschalteten AD-Wandlern mit Bandpassfilter .....	86
Abbildung 82: OFDM Übertragungspfad mit iterativer Phasenrausch-Korrektur .....	87
Abbildung 83: Simulationsergebnis mit Phasenrauschen von Sender und Empfänger .....	88
Abbildung 84: Das auf MIMO erweiterte OFDM Übertragungsmodell .....	88
Abbildung 85: Simulationsergebnis im MIMO-Fall .....	89
Abbildung 86: Blockschaltbild des Mx-Transceivers .....	91
Abbildung 87: Multistandard- und Multiband-Tauglichkeit der Baugruppen.....	92
Abbildung 88: Architektur einer flexiblen BS-HW-Plattform.....	93
Abbildung 89: Architektur von Mess & Kontrollbus für rekonfigurierbare Logik.....	95
Abbildung 90: Testvektoren und Signalverlaufsanzeige in Chipscope .....	95
Abbildung 91: E <sup>2</sup> R: Konzept der rekonfigurierbaren Architektur.....	96
Abbildung 92: Softwarebibliotheks- und Konfigurations-Konzept.....	97
Abbildung 93: Bibliothekselemente mit Anbindung an einen Interconnect.....	98
Abbildung 94: Bisherige Encoder-Architektur .....	98
Abbildung 95: Herausgelöstes Signalverarbeitungsmodul mit Wrapper .....	98
Abbildung 96: Logische Elemente und Schnittstellen für das Ressourcen- und Lastmanagement.....	100
Abbildung 97: Task Management und Scheduling im DSP-Farm Konzept .....	102
Abbildung 98: Management-Task mit Konfigurationsdatenbank .....	102
Abbildung 99: Austausch von Daten zwischen Threads mittels Shared Memory.....	104
Abbildung 100: Arbitersprozess für den Zugriff eine Ressource.....	104
Abbildung 101: Task Management und Scheduling bei dynamischer FPGA-Rekonfiguration .....	105
Abbildung 102: Task- und Rekonfigurationsmanagement rekonfigurierbarer Hardware-Module .....	106
Abbildung 103: Funktionale Darstellung von Teilen Basisbandverarbeitung von LTE und UMTS.....	107
Abbildung 104: Aufbau der Testplattform der Multi-Standard-Basisband Demonstration .....	108
Abbildung 105: Architektur einer Multi-Standard Basisstation.....	109
Abbildung 106: Schichtenkonzept der Basisbandplattform .....	109
Abbildung 107: Detailliertes Schichtmodell der Multi-Standard Basisbandplattform.....	110
Abbildung 108: Ausschnitt aus ETSI TR 102 682 der ETSI TC RRS.....	110
Abbildung 109: FPGA-Fläche mit eingezeichneten partiell rekonfigurierbaren Bereichen.....	111
Abbildung 110: Möglichkeiten der Rekonfiguration .....	112
Abbildung 111: System on a Programmable Chip als Grundlage der (partiellen) Rekonfiguration digitaler Logik .....	112
Abbildung 112: Module an einem Bus.....	113
Abbildung 113: Module in einer Kettenverarbeitung.....	113
Abbildung 114: Logische Sicht auf die flexible Basisbandverarbeitung durch (partielle) Rekonfiguration .....	113
Abbildung 115: Schnittstellen der Plattform und Verbindung zu Steuerung und Management .....	114
Abbildung 116: Kontrollapplikation für die rekonfigurierbare Basisbandplattform.....	114